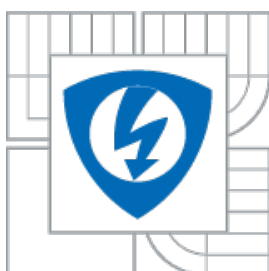




VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ
ÚSTAV MIKROELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF MICROELECTRONICS

NÁVRH 3D POUZDŘENÍ PRO KONSTRUKCI MODERNÍCH ELEKTRONICKÝCH SYSTÉMŮ

DEVELOPMENT IN 3D PACKAGING FOR MODERN ELECTRONICS SYSTEMS

DIPLOMOVÁ PRÁCE
MASTER'S THESIS

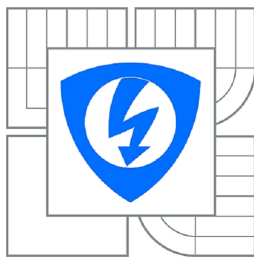
AUTOR PRÁCE
AUTHOR

Bc. PETR PRIKRYL

VEDOUCÍ PRÁCE
SUPERVISOR

Doc. Ing. IVAN SZENDIUCH, CSc.

BRNO 2011



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav mikroelektroniky

Diplomová práce

magisterský navazující studijní obor
Mikroelektronika

Student: Bc. Petr Prikryl

ID: 77907

Ročník: 2

Akademický rok: 2010/2011

NÁZEV TÉMATU:

Návrh 3D pouzdrění pro konstrukci moderních elektronických systémů

POKYNY PRO VYPRACOVÁNÍ:

Nastudujte problematiku návrhu 3D pouzder (SOP, SIP) a zpracujte pravidla pro jejich tepelný a elektrický návrh. Zabývejte se simulací tepelných vlastností těchto pouzder resp. jejich dílčích částí v prostředí programu ANSYS. Prokažte přínosy moderních technologií na výsledné parametry 3D pouzder.

DOPORUČENÁ LITERATURA:

Szendiuch, I.: Základy technologie mikroelektronických obvodů a systémů, VUT IUM, 2006, ISBN 80-214-3292-6

Termín zadání: 7.2.2011

Termín odevzdání: 26.5.2011

Vedoucí práce: doc. Ing. Ivan Szendiuch, CSc.

prof. Ing. Vladislav Musil, CSc.

Předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

Abstrakt

Cílem této diplomové práce je studium návrhu 3D pouzder a zpracování pravidel pro jejich efektivní tepelný a elektrický návrh. V práci jsou uvedena doporučení a vztahy pro výpočet parametrů ovlivňující návrh moderních SOP a SIP pouzder. Druhá část je zaměřena na práci v programu ANSYS pomocí kterého jsou demonstrovány přínosy moderních technologií v teplotním managementu pouzder.

Abstract

The aim of this diploma thesis is 3D package design study and elaboration of rules for effective thermal and electrical design. There are recommendations and equations for calculating parameters affecting design of modern SOP and SIP packages mentioned in this thesis. Advantages of modern technologies in thermal management of packages are demonstrated in the second part of thesis using ANSYS workbench.

Klíčová slova

SOP, SIP, design, ANSYS, APDL, teplotní management, pouzdření, 3D pouzdro

Key words

SOP, SIP, design, ANSYS, APDL, thermal management, packaging, 3D package

Bibliografická citace

PRIKRYL, P. *Návrh 3D pouzdrění pro konstrukci moderních elektronických systémů*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2011. 46s. Vedoucí diplomové práce doc. Ing. Ivan Szendiuch, CSc.

Prohlášení autora o původnosti díla

Prohlašuji, že svou diplomovou práci na téma *Návrh 3D pouzdrění pro konstrukci moderních elektronických systémů* jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením tohoto projektu jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne 26. května 2011

.....

podpis autora

Poděkování

Děkuji vedoucímu diplomové práce doc. Ing. Ivanu Szendiuchovi, CSc. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mého semestrálního projektu. Dále děkuji Ing. Boleslavu Psotovi za spolupráci při používání programu ANSYS.

Obsah

SEZNAM OBRÁZKŮ	6
ÚVOD	7
1 ELEKTRICKÝ NÁVRH 3D POUZDRA	8
1.1 DÉLKA VODIČE	11
1.2 PROUDOVÁ HUSTOTA VE VODIČI	12
1.3 ODPOR VODIČE	14
1.4 KAPACITA	16
1.3 INDUKČNOST	20
2 TEPELNÝ NÁVRH 3D POUZDRA	24
2.1 HERMETICKÉ A NEHERMETICKÉ POUZDRO	26
2.2 TEPELNÁ INTEGRITA	27
3 MODELOVÁNÍ A SIMULACE V PROGRAMU ANSYS	29
3.1 ANSYS PARAMETRIC DESIGN LANGUAGE	32
3.2 TEPLOTNÍ MANAGEMENT V PROGRAMU ANSYS	32
ZÁVĚR	41
LITERATURA A DALŠÍ ZDROJE	42
PŘÍLOHY	45
POUŽITÉ ZKRATKY	46

Seznam obrázků

Obr. 1: METODA POUZDŘENÍ SYSTEM-ON-PACKAGE (SOP).....	9
Obr. 2: SOP SKLÁDAJÍCÍ SE Z N VRSTEV.....	10
Obr. 3: PRŮŘEZ VODIČEM S POČÍNAJÍCÍM SKIN EFEKTEM.....	13
Obr. 4: DOPORUČENÉ ZASTOUPENÍ VÝVODŮ POUZDRA.....	14
Obr. 5: VODIČ O DÉLCE L, ŠÍŘCE W A TLOUŠŤCE T.....	15
Obr. 6: MEADR.....	16
Obr. 7: DESKOVÝ KONDENZÁTOR.....	17
Obr. 8: PROSTŘEDÍ PROGRAMU Q3D EXTRACTOR.....	18
Obr. 9: NAHRAZENÍ OBDELNÍKOVÉHO PRŮŘEZU OVÁLNÝM.....	19
Obr. 10: ZNÁZORNĚNÍ VRCHNÍ VRSTVY VODIČŮ.....	20
Obr. 11: FREKVENČNÍ ZÁVISLOST INDUKČNOSTI.....	22
Obr. 12: POPIS ROZLOŽENÍ TEPLoty NA ROVINNÉ DESCE.....	29
Obr. 13: PASCALŮV TROJÚHELNÍK.....	30
Obr. 14: MODEL PŘED VYTVOŘENÍM SÍTĚ KONEČNÝCH PRVKŮ.....	30
Obr. 15: MODEL PO VYTVOŘENÍ SÍTĚ KONEČNÝCH PRVKŮ.....	31
Obr. 16: PŘÍKLAD VRSTVENÝCH ČIPŮ V TECHNOLOGII SIP.....	33
Obr. 17: SIMULACE TEPLotNÍHO NAMÁHÁNÍ SPOJENÍ ČIPŮ.....	34
Obr. 18: ŠÍŘENÍ TEPLA POUZDREM.....	37
Obr. 19: ŠÍŘENÍ TEPLA POUZDREM S PŘÍDAVNÝM SPODNÍM CHLADIČEM.....	39

Úvod

Tato diplomová práce detailně rozebírá problematiku elektrického a tepelného návrhu pouzder moderních elektronických systému. Na práci je nahlíženo z pohledu aplikace uvedených postupů na návrh 3D elektronických systému, speciálně pak systémů pouzdřených technologií SOP (System-on-Package) a SIP (System-in-Package). Práce je členěna do tří částí.

První část pojednává o elektrickém návrhu 3D pouzder. Druhá část poté o návrhu tepelném a nakonec třetí část je věnována práci s programem ANSYS, pomocí kterého jsou demonstrovány přínosy moderních pouzdřících technologií v tepelném managementu pouzder.

V oblasti elektrického návrhu pouzdra se tato práce zabývá problematikou odporu vodivých cest a nastiňuje možná řešení pro jeho minimalizaci a uvádí možné problémy spojené s tímto tématem. Dále je řešena problematika kapacity vodivých spojení. Z důvodu neustálého zvyšování pracovních frekvencí moderních elektronických systémů se toto téma jeví jako stěžejní pro celkový návrh pouzdra. Posledním z parametrů vodivých spojení uvnitř pouzdra je indukčnost.

Dále se tento projekt zabývá problematikou tepelného návrhu. Toto téma je neodmyslitelně spjata s celkovou spolehlivostí elektronického systému jako celku. Práce obsahuje popis šíření tepla v systému a zmiňuje některé perspektivní metody odvodu tepla z systému. Tyto metody jsou vybírány s ohledem na systémy s velkou integrací a prostorovou konstrukcí.

V poslední části je využito programu ANSYS pro demonstraci přínosu vybraných metod používaných v teplotním managementu moderních pouzder ke zlepšení parametrů pouzdra.

1 Elektrický návrh 3D pouzdra

Primární elektrická funkce pouzdra spočívá v propojení různých vstupů a výstupů integrovaného obvodu popřípadě skupiny integrovaných obvodů v pouzdře k externí elektronice. Hlavní cíle elektronického návrhu budou proto spočívat v udržení přesnosti signálu a minimalizaci generování šumů ve vodičích při současném zachování nízkých nákladů k realizaci a vysokého výkonu.

Abychom zachovali přesnost signálu, musíme se vyvarovat vzniku tzv. delta-I šumu. Tento šum vzniká díky indukčnosti způsobené napájecími obvody, kdy tyto obvody nejsou schopny spínat napájecí proud stejnou rychlostí jako spínací obvody.

Dále bychom se měli vyvarovat přeslechům mezi jednotlivými vodiči. Z důvodů stále větší integrace obvodů dochází ke zkracování vzdáleností mezi jednotlivými vodiči a tyto se posléze začínají navzájem ovlivňovat.

Velkým problémem při elektrickém návrhu pouzdra je uvažovaná pracovní frekvence, s kterou bude realizovaný systém pracovat. Při nízkých frekvencích nevznikají zásadní problémy při návrhu spojení. Při vyšších frekvencích nad 1 GHz je návrh složitější. Problém totiž nastává s délkou svazků energie. Spojení při těchto frekvencích je fyzicky o mnoho delší než svazky energie přes tyto spojení přenášené.

Velmi důležitou kapitolou je kapacita spojů mezi jednotlivými čipy. Velikost této kapacity je minimálně o řád vyšší než u spojů na úrovni samotného čipu [1]. Tato skutečnost dělá z návrhu spojení na úrovni pouzdra o mnoho těžší úkol než návrh spojení na úrovni čipu.

Možná jedna z nejdůležitějších věcí, na kterou bychom se měli zaměřit při elektrickém návrhu pouzdra je porozumění důvodům generace nežádoucích signálů, jako jsou různé šумы a jejich následný dopad na funkci celého systému.

Při elektrickém návrhu pouzdra se postupuje následovně. U 3D struktur zohledníme dva směry elektrického návrhu. První směr se zaměřuje na systém přenosu signálu a druhý na systém rozvodu napájení. V první řadě by se měl návrhář zabývat systémem rozvodu napájení. Následně se provede časový popřípadě logický návrh za použití simulačních nástrojů např. SPICE. Jako poslední se provede samotný návrh pouzdra obsahující polohu jednotlivých součástí systému a jejich vzájemné propojení.

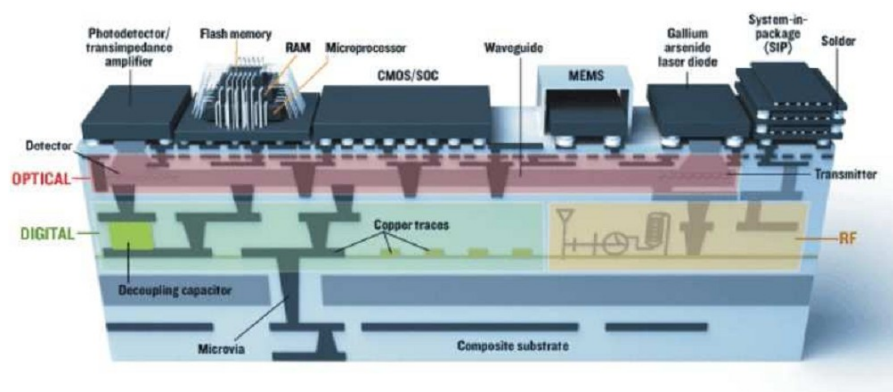
S nástupem přenositelnosti jako hlavní charakteristiky v mnoha konzumních produktech, přitahují systémy s malými rozměry, nízkou váhou, dlouhou životností na baterie a s rozličností rysů, stále větší podíl trhu [2]. Jedním z nezanedbatelných rysů těchto systémů je komunikace. Bezdrátová komunikace vyžaduje pasivní součástky, jako jsou rezistory a kvalitní induktory, které nelze lehce a efektivně vyrobit na

křemíkovém substrátu. Proto je důležité integrovat součástky přímo do pouzdra a opustit od ponechávání součástek na DPS [2].

S touto integrací součástek přímo do pouzdra přichází hlavní výhoda 3D pouzdření a to je redukce délky globálních propojů. 3D struktury všeobecně redukuje délku spojení o násobek, který se vypočítá jako odmocnina z počtu použitých vrstev. Pokud si počet vrstev označíme jako m , násobek pak vypočteme jako \sqrt{m} .

Například systém využívající 4 vrstvy takto zredukuje celkovou délku vedení dvakrát; $\sqrt{4} = 2$. Struktury tvořené ve 3D taktéž zvyšují možnou použitelnou pracovní frekvenci o násobek $m^{3/2}$. S celkovým ušetřením délky vedení přichází též v potaz úspora energie spotřebovávané systémem ke komunikaci. Takto lze ušetřit až 51 % energie a o 54 % zmenšit zpoždění na vedení při použití výrobní technologie 45 nm [3]. V závěru lze snížením náročnosti na konstrukci vedení celkově zjednodušit systém rozvodu energie v systému, zvláště pak u výkonových aplikací.

Jako jedno z možných řešení konstrukce systému s integrovanými součástkami pronikající do třetího rozměru je řešení založené na pouzdru SOP (System-on-Package) viz obr. 1.



Obr. 1: Metoda pouzdření System-on-Package (SOP)

SOP je rychle se vyvíjející systém miniaturizační technologie [1]. SOP se dává do kontrastu s technologií SOC (System-on-Chip) na úrovni integrovaných obvodů a technologií SIP (System-in-Package) na úrovni modulů. SOC dosahuje miniaturizace primárně zmenšováním litografických rozměrů z mikroškály do nanoškály. Miniaturizace v SIP je dosažena ztenčováním integrovaných obvodů z původních 800 μm tloušťky waferu na 50 μm a skládáním takovýchto vrstev do struktury o deseti úrovních. Přínos miniaturizace za pomoci technologií SIP a SOC je ale minimální. Důvodem této skutečnosti je fakt, že součástky takto realizované zahrnují pouze 10 až

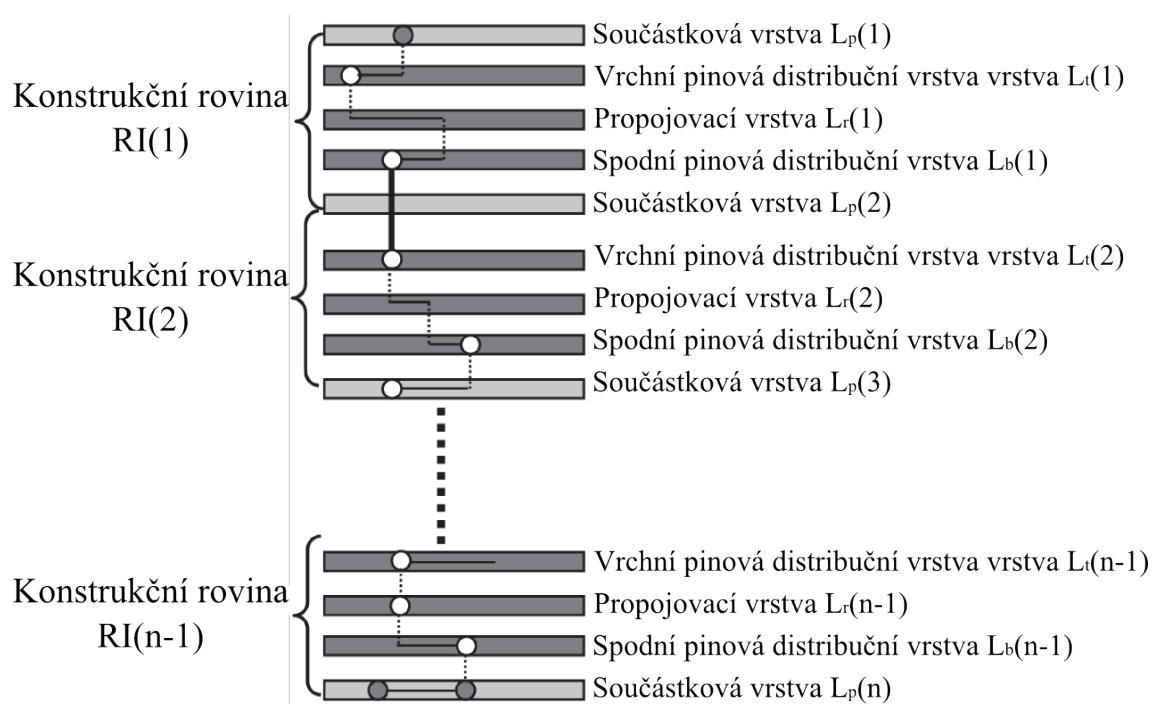
20 % součástek v celém systému. SOP se na rozdíl od technologií SOC a SIP zabývá miniaturizací celého systému a proto k miniaturizaci přispívá největší mírou.

SOP technologie má dva základní cíle. První z nich je přechod ze tří hierarchických úrovní integrovaného obvodu a systémové desky na dvě úrovně z integrovaného obvodu a systémového pouzdra, které spojuje pouzdro integrovaného obvodu a systémovou desku do jednoho celku. Druhý cíl spočívá v miniaturizaci systémových komponentů z jejich původních rozměrů v řádu milimetrů do řádu mikro až nanometrů.

Při návrhu pouzdra SOP musíme předpokládat sjednocení dílčích technologií, které se v tomto pouzdru vyskytují. Z tohoto důvodu je zapotřebí se zaměřit jak na komunikaci mezi jednotlivými bloky, tak na komunikaci v blocích samotných. Jelikož se pouzdra SOP zabývají strukturami vstupujícími do třetího rozměru, bylo potřeba získat účinné metody návrhu propojení právě ve 3D struktuře [1].

Jako úspěšnou metodou se jeví převedení 3D systému vodivých spojení do systému 2D, jehož problémy byly objasněny a vyřešeny jeho mnohaletým užíváním. 3D strukturu takto rozdělíme na několik úrovní, které budeme řešit zvlášť jako 2D systémy.

V SOP pouzdrech lze využít technologie vkládaných vrstev, které jsou implementovány mezi úrovně nesoucí součástky viz obr. 2.



Obr. 2: SOP skládající se z n vrstev

Tyto vkládané vrstvy poskytují komunikaci mezi jednotlivými úrovněmi. Skládají se ze tří dílčích vrstev. Vrchní pinové distribuční vrstvy, prostřední propojovací vrstvy a spodní pinové distribuční vrstvy.

Elektrická spojení mezi těmito vrstvami je vhodné realizovat prokovy. Nové technologie ukazují, že prokovy vytvářené laserem vykazují omnoho větší hodnoty vodivosti než prokovy vytvářené klasickou metodou vrtání či protlačování v případě LTCC. Navíc lze při vrtání laserem vytvářet prokovy tvarů jiných než jen striktně kruhového. Při vysoké vodivosti lze zachovat touto technologií průměry prokovů v rámci mikrometrů [4].

Nevýhodou takto vysoké integrace bývají často popisované jevy přeslechů, celkově velké délky vodičů a jejich přetížení. [5]. Každý z těchto nežádoucích jevů lze funkčně popsat. Tyto funkce jsou posléze velmi důležité pro efektivní návrh.

1.1 Délka vodiče

Délka vodiče se uvažuje jako celková délka vodivých spojení ve 2D systému, do kterého se započítává délka prokovů jako délka vodiče v ose Z reprezentující třetí rozměr. Přeslech těchto vodičů lze poté popsat jako [2]

$$xt_n = \sum_{s \in NL, s \neq r} \frac{cl(r, s)}{|z(r) - z(s)|}, \quad (1.1)$$

kde $cl(r, s)$ je vzdálenost mezi dvěma vodiči r a s , a $z(r)$ označuje vrstvu, ve které je veden vodič r . Soubor sítí, který popisuje spojení mezi jednotlivými sítěmi z bloků je označován jako NL .

Zpoždění vodivého spojení v celkovém návrhu je pak popsáno jako maximální zpoždění na celém vodiči r [2],

$$D^{max} = \max \{d_r | r \in NL\}. \quad (1.2)$$

Nakonec bereme v úvahu celkový počet vrstev užitých jako prostředí pro vedení signálu. V pouzdře SOP, skládajícím se z n celků je tento počet [2]

$$L^{tot} = \sum_{l \leq i \leq n} (|L_i(i)| + |L_r(i)| + |L_b(i)|). \quad (1.3)$$

Pro každý z i propojovacích intervalů $L_i(i)$, $L_r(i)$ a $L_b(i)$ značí vrchní pinovou distribuční vrstvu, prostřední propojovací vrstvu respektive spodní distribuční pinovou vrstvu. Kombinací funkcí (1.1) a (1.3) lze popsat celkovou síť v pouzdře SOP. Jako cíl při elektrickém návrhu pouzdra si klademe celkovou minimalizaci funkce [2]

$$\alpha L^{tot} + \beta D^{max} + \sum_{r \in NL} (\gamma x t_r + \delta w l_r + \epsilon via_r), \quad (1.4)$$

kde via_r je počet proků v cestě vodiče r a faktory α , β , γ a ϵ odpovídají podílu, který charakterizuje význam každého z cílů elektrického návrhu.

1.2 Proudová hustota ve vodiči

Elektronické systémy jsou pouzdřeny na několika úrovních. Na každé úrovni je využíváno jiných metod vytváření vodivých spojení. Na nejnižších úrovních, jako jsou samotné čipy a jejich pouzdra, jsou vodiče konstruovány většinou vakuovou tenkovrstvou technologií. Dále pak spojení čipů s vývody pouzdra pomocí mikrodrátků. Na vyšších úrovních jsou používány vodiče vytvářené nevakuovou tlustovrstvou technologií, vodiče z plátovaných kovových materiálů a drátové vodiče. V této práci se zabýváme pouzdry SOP, proto se budeme věnovat spojení na nejnižších úrovních.

Vodiče na křemíkových substrátech jsou vytvářeny pomocí napařování či naprašování kovů ve vakuu. Takto jsou vytvářeny jejich jednotlivé vrstvy propojující celky v rámci jednoho čipu. Spolehlivost takovýchto spojení silně závisí na dokonalosti použité technologie a správném nastavení parametrů výroby. Se zvyšující se integrací vzrůstá taky možnost vytváření nežádoucích jevů, zvláště pak přeslechů v síti.

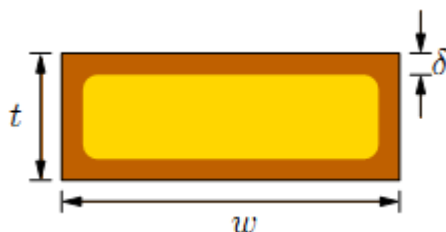
Dalším problémem u systémů s vysokou pracovní frekvencí je tzv. skin efekt. Tento jev se projevuje nesouměrným rozložením proudové hustoty ve vodiči při vysokých frekvencích. Závislost proudové hustoty v takovémto vodiči je exponenciální od středu k jeho okraji. Důsledek tohoto jevu je zvýšení odporu vodiče se vzrůstající frekvencí. Jev je definován jako hloubka pod povrchem vodiče ve které proudová hustota klesne na úroveň $1/e$ proudové hustoty na povrchu. Jev lze popsat vztahem [6]

$$\delta_e = \sqrt{\frac{\rho}{\mu \pi f}}, \quad (1.5)$$

kde δ_e je hloubka efektu,
 ρ resistivita vodiče,

μ je magnetická permeabilita a
 f frekvence.

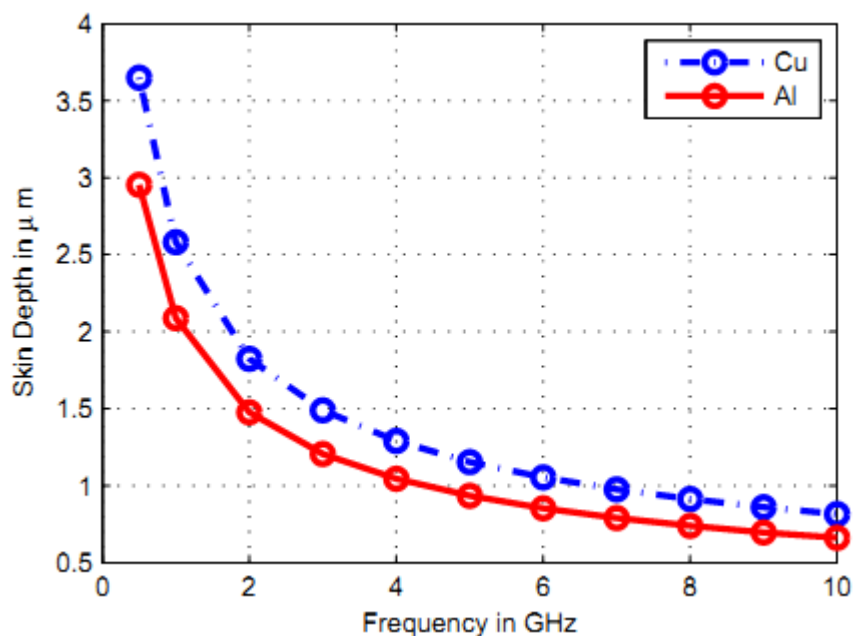
Za počátek jevu lze považovat mezní frekvenci f_s při níž hloubka δ dosáhne hodnoty 0,3 násobku tloušťky vodiče viz obr. 3.



Obr. 3: *Průřez vodičem s počínajícím skin efektem*

Dle [7] má jev frekvenční závislost odpovídající grafu 1, kde vertikální osa znázorňuje hloubku jevu a horizontální frekvenci. V grafu jsou taktéž uvedeny různé materiály vodiče.

Graf 1: Závislost hloubky „skin efekt“ jevu na frekvenci [7]



1.3 Odpor vodiče

Odpor je důležité brát v potaz hlavně u těch vodičů, které poskytují rozvod napájení. Vlivem odporu těchto vodičů na nich dochází k poklesu stejnosměrného napětí. Dle Ohmova zákona je odpor dán jako

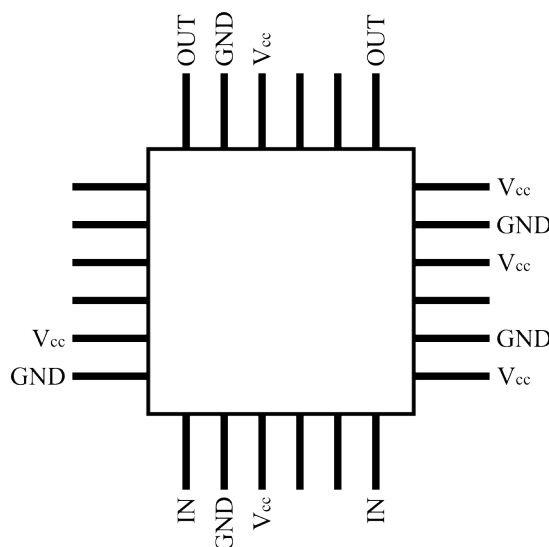
$$R = \frac{U}{I}, \quad (1.6)$$

kde U značí napětí na vodiči a I proud, který vodičem protéká. Odpor je také přímo úměrný ztrátám, které můžeme na vodičích pozorovat. Ztrátový výkon je dán jako

$$P = RI^2 \quad (1.7)$$

Z uvedeného vztahu vyplývá, že je velmi důležité dosáhnout pokud možno nejmenších hodnot odporu.

Jeden ze způsobů, jak docílit minimalizace poklesu stejnosměrného napětí v pouzdře je rozložení napájecích a zemnicích vývodů tohoto pouzdra na více vývodů z jejich celkového počtu [8]. Doporučení pro minimalizaci tohoto jevu je poskytnutí dvaceti procent z celkového počtu vývodů jen vývodům napájení a zemnění viz obr. 4.

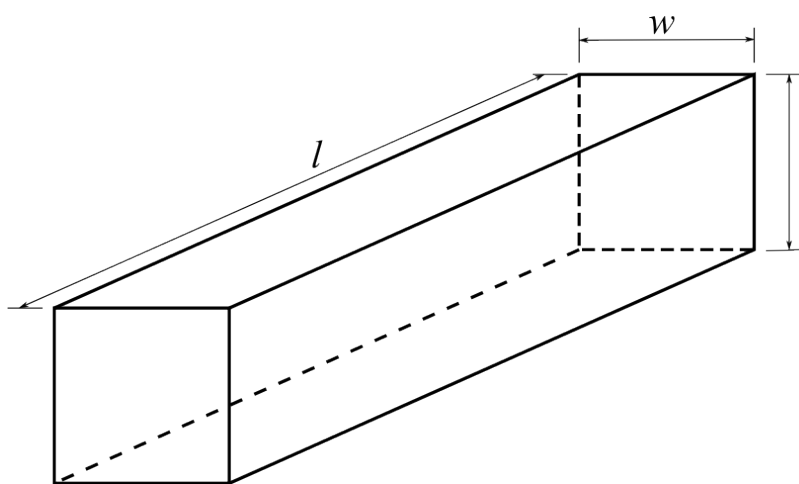


Obr. 4: Doporučené zastoupení vývodů pouzdra

Vodiče běžně používané v pouzdrech mají obdélníkový tvar. Pouzdro může obsahovat vodiče mnoha šířek, ale stejné tloušťky z důvodu použití jednotného výrobního procesu. Z toho důvodu se zavádí výpočet tzv. plošného odporu. Představme si vodič jako kvádr o šířce w , délce l a tloušťce t (viz obr. 5). Jeho odpor následně vypočteme jako

$$R = \frac{\rho l}{A} = \frac{\rho l}{wt} = \rho_s \frac{l}{w}, \quad (1.8)$$

kde ρ_s značí právě plošný odpor v ohmech na čtverec a podíl l/w značí počet čtverců [9].



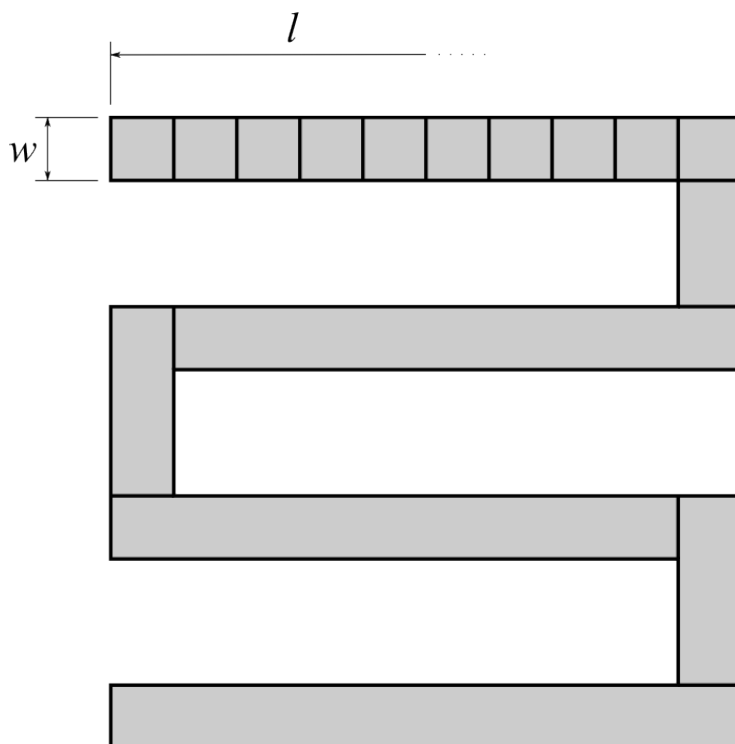
Obr. 5: Vodič o délce l , šířce w a tloušťce t

Ve vysoce integrovaných obvodech a tudíž i ve 3D strukturách jsou vodiče zřídka rovny. Často se setkáváme s pravoúhlými zakřiveními tzv. meandry. Meandr se skládá ze čtverců vodivého materiálu, kdy čtverce tvoří i pravoúhlá zakřivení. Tato zakřivení přidávají do celkového odporu vodiče pouze 0,56 násobek odporu, jaký do celku dodává „rovný“ čtverec [8]. Na obrázku 6 je vyobrazen meandr, jehož celkový odpor vypočítáme jako

$$R = [N_s + N_c] \rho_s, \quad (1.9)$$

kde N_s značí počet „rovných“ čtverců a N_c počet čtverců rohových. Počet čtverců spočteme dle (1.8). Potřebujeme-li při návrhu pouzdra zohlednit vysokou pracovní frekvenci systému, často se doporučuje použít právě tuto strukturu z důvodu malé

vlastní indukčnosti. Na druhou stranu tyto pravoúhlé zakřivení přinášejí do obvodu nespojitosti. Tento efekt se popisuje měřicí metodou časové reflektometrie TDR [10].



Obr. 6: *Meadr*

1.4 Kapacita

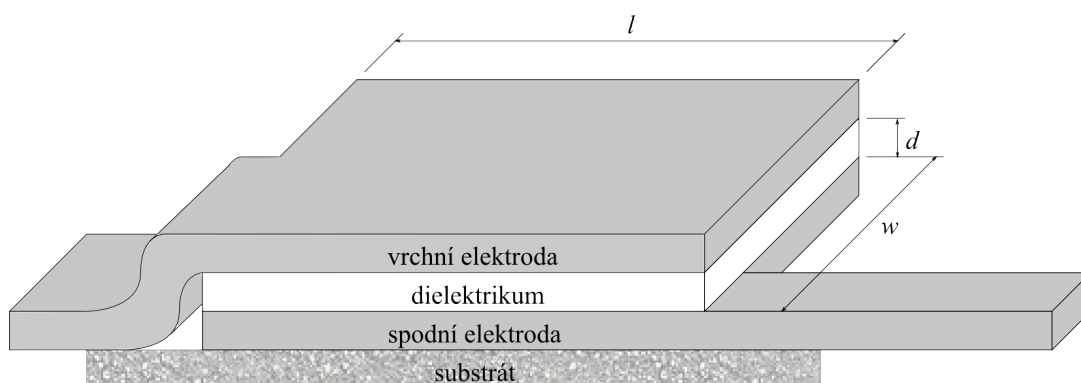
Kapacita je měřena jako schopnost uchování náboje mezi dvěma paralelními deskami viz obr. 7. Minimalizace kapacity vodivých spojení v pouzdře je důležitá z důvodu omezení zpoždění signálu [11]. Zároveň je důležité použití takových materiálů, které vykazují co možná nejmenší relativní permitivitu.

Kapacita vodivých spojení je dána jejich rozměry, relativní permitivitou materiálu, kterými jsou tvořeny, a tloušťkou dielektrika mezi spojeními. Tato kapacita je definována jako

$$C_i = \epsilon_0 \epsilon_r \frac{wl}{d}, \quad (1.10)$$

kde w je šířka spoje, d tloušťka dielektrika ve vodivém spojení a l je délka vodivého spojení (viz obr. 7). Tento vztah je vhodný k použití pouze při vysokých pracovních frekvencích a úzkých spojeních. Při tvorbě 3D struktury a vrstvení materiálů

na sebe se klade mezi pláty zemnění a pláty napájení dielektrikum o vysoké relativní permitivitě. Tímto se dosáhne minimalizace komplikací s řešením systému napájení.



Obr. 7: *Deskový kondenzátor*

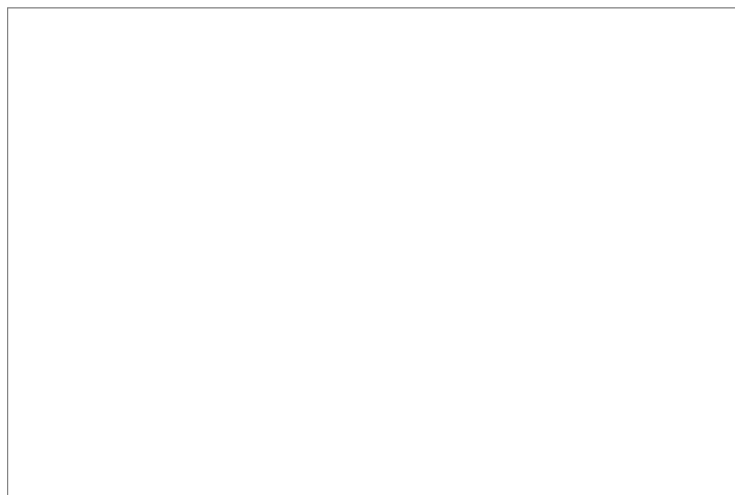
Společně s přibývajícím koncentrací vodivých spojení v pouzdrech, parazitická, tzv. „bludná“ kapacita vystupuje do popředí problémů omezujících pracovní frekvenci systému. „Bludná“ kapacita nepřispívá pouze do zpomalování signálu, ale také do celkové spotřeby energie [11].

Také s postupnou minimalizací obvodů vyvstává stále větší problém s kapacitou vodivých spojení. Hradla typu MOS se svým zmenšováním snižují svou kapacitu, proto tato kapacita při řešení problémů ustupuje do pozadí. Kapacita vodivých spojení se zvyšuje z důvodu zachování kapacity na jednotku délky a zvyšování délky vodivých spojení, s tím jak roste vlastní systém.

Kapacita vodiče lze vyjádřit vztahem [7]

$$C \equiv \frac{Q}{\phi_{12}} = \frac{\oint_s \vec{D} \cdot d\vec{A}}{-\int_A \sigma \vec{E} \cdot d\vec{l}} \quad , \quad (1.11)$$

kde ϕ_{12} je rozdíl potenciálů na koncích vodiče,
 A plocha uzavírající kladně nabitý vodič,
 L délka od záporného ke kladnému vodiči.



Obr. 8: *Prostředí programu Q3D Extractor [12]*

Fyzikální přístup k řešení problému zahrnuje použití Poissonových rovnic, což často vede ke zdoluhavému řešení ve formě složitých soustav. Pro zrychlení procesu návrhu a pro zrychlení výpočtů můžeme použít softwaru firmy Ansoft Q3D Extractor [12] viz obr 8. Tento software nám poskytne rychlé řešení návrhu, ale za cenu vysokých nároků na výpočetní hardware. Při návrhu musíme postupovat směrem k nejlepšímu poměru rychlosti a kapacitních vlastností vodičů. Pro efektivní návrh lze použít rovnic, které poskytují rychlý výpočet, ale nedokáží zcela přesně popsat kapacitní vlastnosti. Modelovat můžeme například pomocí následujících vztahů [7].

Kapacita modelu vodiče nad zemnicí deskou je dána jako

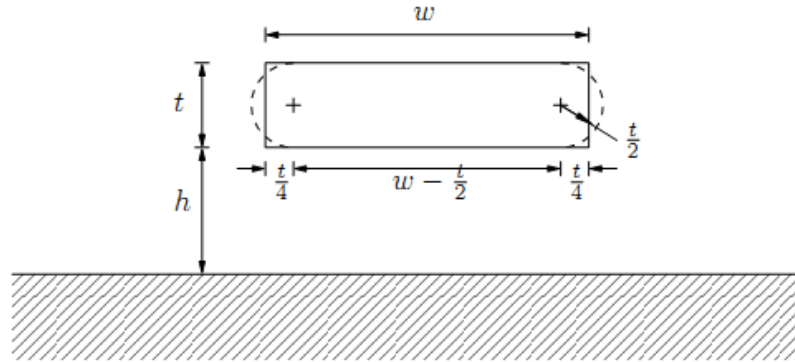
$$C_p = \epsilon_r \frac{w}{h} , \quad (1.12)$$

kde ϵ_r je relativní permitivita.

Výše uvedený vztah je v popisu vodiče velmi nepřesný. Nezahrnuje totiž elektrické pole lemující vodič. Je proto nezbytné zavést vztah, který toto pole lemující vodič zahrnuje. Dle [13] zavedeme takovýto vztah, v kterém uvážíme, že šířka vodiče je o mnoho větší než vzdálenost vodiče od zemnicí desky.

$$C = \frac{\epsilon_r w}{h} \left\{ 1 + \frac{2h}{\pi w} \left[1 + \ln \left(\frac{\pi w}{h} \right) \right] \right\} \quad \text{pro } w \gg h \quad (1.13)$$

Tento vztah ale také nedosahuje vysoké přesnosti, jelikož neuvažuje tloušťku vodiče. Musíme proto nasadit další metodu, jak uvážit pole vodiče i jeho tloušťku. Vodič proto rozdělíme na obdélníkové části s tloušťkou w a kruhovými částmi s poloměrem rovnajícím se tloušťce t vodiče (viz obr. 9).



Obr. 9: Nahrazení obdélníkového průřezu oválným [7]

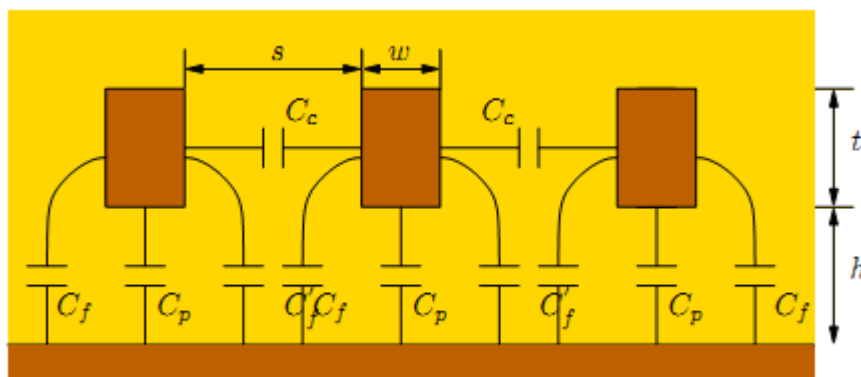
Výsledná kapacita je pak vypočtena jako součet paralelních deskových kondenzátorů a válcového vodiče nad zemnicí deskou. Na druhou stranu takto uvažovaný povrch bude zadržovat menší náboj na svém povrchu oproti ostrým hranám modelu s čistě obdélníkovým průřezem. Celková plocha průřezu bude také menší. Tyto faktory přispějí k další nepřesnosti výpočtu. Budeme proto uvažovat model deskového kapacitoru s šířkou $w - t/2$ a válec s poloměrem $t/2$. Dostaneme tak vztah

$$C = \epsilon_r \left[\frac{w - \frac{t}{2}}{h} + \frac{2\pi}{\ln \left(1 + \frac{2h}{t} + \sqrt{\frac{2h}{t} \left(\frac{2h}{t} + 2 \right)} \right)} \right] \quad (1.14)$$

V této chvíli dostáváme vztah pro dostatečné přesné řešení. Platí to ale pouze v případě, kdy budeme uvažovat, že $w \gg t/2$ a t se bude přibližně rovnat h [7].

Dále přistupme k modelu vodiče ve víceúrovňové struktuře. V současné době se při konstrukci integrovaných obvodů hojně využívají mnohačetné kovové vrstvy. Mezi těmito vrstvami se musí konstruovat propoje vstupující do třetího rozměru. Při výpočtu kapacity takovýchto propojů budeme postupovat opět způsobem, že si třetí rozměr zjednodušíme rozložením na dvourozměrné vrstvy, které se lépe popisují. Modely lze také zjednodušit způsobem, kdy budeme považovat hustě propojené vrstvy nad nebo pod sadou vodičů za zemnicí desky. Poté můžeme situaci popsat obrázkem 10, kde

vystupují kapacity C_s , což je kapacita vlastní a kapacita C_c reprezentující kapacitu mezi vodiči.



Obr. 10: Znárodnění vrchní vrstvy vodičů [7]

V takovémto prostředí přítomnost dalších vodičů velmi ovlivňuje elektrické pole kolem středního vodiče. Musíme proto ve výpočtu uvážit proměnnou s , která značí vzdálenost jednotlivých vodičů mezi sebou. Dle [14] poté můžeme zavést vztah

$$C_c = \epsilon \left[0,03 \frac{w}{h} + 0,83 \left(\frac{t}{h} \right) - 0,07 \left(\frac{t}{h} \right)^{0,002} \right] \left(\frac{s}{h} \right)^{-1,34} \quad (1.15)$$

1.3 Indukčnost

Indukčnost v obvodu je jako parametr definována podílem napětí a změny proudu na induktoru. Vypočteme ji jako

$$L = \frac{v}{\left[\frac{di}{dt} \right]}, \quad (1.16)$$

kde v značí napětí, i proud a t čas. Ideální induktor se jeví v obvodu jako zkrat. Tato situace nastává při nulové změně proudu v čase. Proud v induktoru se nemění okamžitě. Z tohoto důvodu pozorujeme při otevření spínače v obvodu oblouk.

Při návrhu budeme opět počítat s vodičem obdélníkového průřezu. Indukčnost takového vodiče vypočítáme jako

$$L = 0,002 l \left\{ \ln \left(\frac{2l}{a+b} \right) + 0,50049 + \frac{a+b}{3l} \right\}, \quad (1.17)$$

kde l je délka vodiče v cm, a je šířka v cm, b je tloušťka v cm a L je výsledná indukčnost v μH [15].

Jinak lze indukčnost definovat jako míru distribuce magnetického pole v blízkosti a uvnitř vodiče, kterým protéká proud. Udává v podstatě schopnost vodiče udržet magnetické pole. V základu lze tento postulát popsat vztahem

$$L = \frac{\oint \vec{B} \cdot d\vec{A}}{I} \quad (1.18)$$

Definice indukčnosti se řídí smyčkovou vlastností [7]. To znamená, že abychom dokázali indukčnost určit přesně, musíme znát cestu, kterou se proud vrací. V moderních systémech v této chvíli nastává problém. Kvůli složitosti zapojení a jeho hustotě lze zpětnou cestu proudu určit jen velmi složitě. Jisté studie, jako např. [16], ale určují, že nejběžnější cestou, kterou se proud vrací je napájecí síť obvodu a přidružené vodiče. Takto vznikne smyčka až o rozměru několika set mikrometrů. Tato skutečnost velmi ztěžuje výpočet parazitické indukčnosti sledovaného vodiče z důvodu nutnosti uvážení indukčnosti stovek až tisíců dalších vodičů. Proto se zavádí zjednodušení v podobě umístění návratné cesty proudu do nekonečna.

Při určování parazitní indukčnosti vodiče můžeme začít se vztahem, který používá vztah indukčnosti vodiče k jeho kapacitě, uvážíme-li za dielektrikum v takovémto kapacitoru vzduch. Tedy relativní permitivita $\epsilon_r = 1$.

$$L = \frac{\epsilon_0 \mu_0}{C_{\epsilon_r=1}}, \quad (1.19)$$

kde ϵ_0 a μ_0 značí permitivitu respektive permeabilitu vakua. S použitím vztahů pro vlastní kapacitu vodiče a kapacitu mezi dvěma vodiči, dostaneme pro výpočet vlastní L_s a vzájemné L_m indukčnosti vodiče mezi dvěma jinými vodiči vztahy [7]

$$L_s = \frac{\epsilon_0 \mu_0}{2} \left(\frac{1}{C_s} + \frac{1}{C_s + 2C_c} \right) \quad (1.20)$$

$$L_m = \frac{\epsilon_0 \mu_0}{2} \left(\frac{1}{C_s} - \frac{1}{C_s + 2C_c} \right) \quad (1.21)$$

Vztahujeme-li tyto vztahy na vodič o obdélníkovém průřezu, použijeme následující vztahy [7]

$$L_s = \frac{\mu_0 l}{2\pi} \left[\ln\left(\frac{2l}{w+t}\right) + \frac{0,2235(w+t)}{l} + \frac{1}{2} \right] \quad (1.22)$$

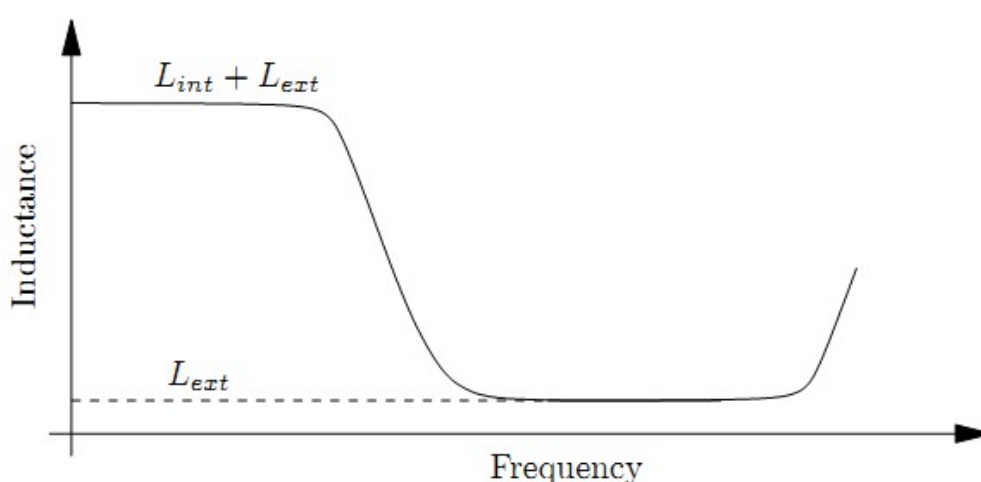
$$L_m = \frac{\mu l}{2\pi} \left[\ln\left(\frac{2l}{s}\right) - 1 + \frac{s}{l} \right] \quad (1.23)$$

Indukčnost smyčky se poté vyjádří jako součet vlastní a vzájemné indukčnosti jednotlivých segmentů, které tvoří všechny smyčky v systému [7]

$$L_{loop} = \sum_i \sum_j s_{ij} L_{p,ij} , \quad (1.24)$$

kde platí $s_{ij} = -1$ pokud proud teče opačným směrem a $s_{ij} = 1$ pokud proud teče stejným směrem.

U vodiče majícího konečnou indukčnost existuje vnitřní a vnější indukčnost. Zavádíme poté veličiny L_{int} pro vnitřní indukčnost způsobenou vnitřním magnetickým tokem a L_{ext} značící vnější indukčnost způsobenou externím magnetickým tokem. Výsledná indukčnost vodiče je poté součtem těchto dvou dílčích složek. Všeobecně platí, že vnitřní indukčnost má na celkové indukčnosti podíl pouze okolo 10 % [7]. Tato skutečnost platí pouze v nízkých frekvencích pro jednotlivé vodiče nebo otevřené smyčky. Na obrázku 11 lze vidět frekvenční závislost indukčnosti.



Obr. 11: Frekvenční závislost indukčnosti [7]

Pro uzavřené smyčky vnitřní indukčnost dosahuje podstatně většího podílu. Tato skutečnost je způsobena vyrušením vlastní a vzájemné indukčnosti. Na to, abychom mohli vnitřní indukčnost správně modelovat, potřebujeme vzít v úvahu efekty ovlivňující způsob šíření proudu ve vysokých frekvencích. Takto ovlivní vnitřní indukčnost například skin efekt popsáný v předchozích kapitolách. Pro vodič kruhového průřezu pak lze použít vztah [7]

$$L_i = \frac{\mu l}{8\pi} \quad (1.25)$$

Ke skin efektu popsanému výše se přidává také další efekt závislý na frekvenci a to je efekt proximity. Tento efekt také ovlivňuje rozložení přenášeného proudu ve vodiči. Představíme-li si dva vodiče, jimiž prochází proud, má směr tohoto proudu vliv na proudovou hustotu v těchto vodičích. Prochází-li proudy opačným směrem, má proudová hustota tendenci se zvyšovat směrem ke druhému vodiči. Prochází-li proud stejným směrem proudová hustota se naopak zvyšuje směrem od vodiče. Skin efekt a efekt proximity jsou založeny na podobném principu a tím je tendence proudu koncentrovat se blíže k místům návratu proudu ve smyčce a tím minimalizovat indukčnost. Dle [7] se při vysokých frekvencích vlivem efektu proximity také mění odpor vodiče. Děje se tak na základě aktivity v blízkosti tohoto vodiče.

Dalším efektem spojeným s vysokými frekvencemi a indukčností je změna tras vracejícího se proudu, kdy proud, vracející se například v napájecím systému od napájení do země, mění své dráhy na základě změny indukčnosti v závislosti na frekvenci. V integrovaných obvodech je mnoho takovýchto cest v blízkosti signálových vodičů a substrátu. Indukčnost cest určí poměr přeneseného proudu. Proud bude poté rozveden těmito cestami za účelem minimalizace celkové indukčnosti na dané frekvenci.

2 Tepelný návrh 3D pouzdra

Tepelný návrh pouzdra je kritický pro dlouhodobou spolehlivost provozu součástek a návazně celých systémů. Životnost všech materiálů včetně polovodičů je definována jako časový úsek, při kterém objekt zachovává svou funkci [17]. Tento časový úsek se exponenciálně mění s absolutní hodnotou teploty a je vyjádřen vztahem

$$L = A(\epsilon^{b/T} - 1), \quad (2.1)$$

kde L značí předpokládanou dobu života, A materiálovou konstantu, ϵ tepelnou emisivitu, b konstantu vztaženou ke konstantě Boltzmanově a T absolutní teplotu.

Vyřešíme-li tento vztah, zjistíme, že se životnost systému snižuje o polovinu pro každých navýšených 20°C [18]. Všechny nežádoucí procesy vykazují zvýšenou aktivitu při vyšších teplotách. Proto je velmi důležité při návrhu pouzdra uvažovat o správném odvodu tepla z povrchů materiálů.

Důležité je porozumět mechanismu vyzařování, přenosu a absorpci tepla. U návrhu je proto zapotřebí zvážit mechanismus, jakým součástka či povrch materiálu teplo vyzařuje a řešit problémy s případnými úpravami povrchu pro snadnější přenos tepla do přenosového prostředí. V další řadě musíme zohlednit toto přenosové prostředí. Jeho složení a vlastnosti ovlivňující přenos tepelné energie k povrchu, který tuto energii předá následně chladnějšímu prostředí.

V oblasti 3D struktur mohou nastat situace, kdy se potýkáme s velkými odstupy vrstev mezi jednotlivými rovinami substrátů či situace, kdy na sebe substráty těsně navazují. Při tomto uspořádání systému je nutné brát v potaz, že samy substráty se chovají jako přenosové prostředí. Některé substráty, jako např. korundová keramika, je sama o sobě dobrým vodičem tepla a při méně náročných aplikacích lze i bez přidaného chlazení dosáhnout uspokojivých výsledků v oblasti chlazení. V běžných provozních podmínkách tak nikdy nedosáhneme kritických teplot, které by mohli ovlivnit funkci systému.

U výkonných systémů je nutné potýkat se s teplotami, ovlivňujícími funkci systému či různé defekty způsobené vysokými teplotami na substrátech či součástkách. V zohlednění 3D struktury vyvstávají různé problémy.

Ve srovnání s pouzdry jednodušších součástek pouzdřených hermeticky do keramiky či nehermeticky v plastech, vyvstává problém v odvádění tepla nižších úrovní systému přes vrstvy vyšší. U běžných součástek můžeme umístit chlazení přímo na povrch dané součástky, kdy jsme jen částečně omezováni způsobem zvoleného

chlazení. U 3D struktury musíme použít speciálních technik, abychom zajistili správný odvod tepla z povrchu i objemu.

Jako jeden z možných způsobů lze použít tepelné prokovy umístěné v substrátech. Tyto prokovy lze plnit tepelně vodivými materiály a lze tak vytvořit přenosové prostředí pro teplo v celém objemu 3D struktury. Tyto prokovy také dobře odvádějí teplo ze spodních stran součástek. Lze je použít například pro spodní chlazení čipů, kdy jsou tyto prokovy umístěny přímo pod součástkou.

Další metodou, velmi používanou je využití celých plátovaných vrstev v 3D struktuře jako chladiče. Lze takto využít napájecích i zemnicích desek.

Velmi perspektivní metodou se jeví využití tepelných výstupků na povrchu materiálu. Tato metoda využívá tvorby speciálních výstupků, které využívají Peltierova jevu. Výstupek pak tvoří miniaturní Peltierův článek, který na základě přiloženého napětí transportuje teplo ve svém objemu. Tyto výstupky lze použít už od rozměrů předurčujících jejich použití na úrovni waferů. Více využití těchto výstupků spočívá v umístění výstupků do takového systému, kdy by v kombinaci s teplovodivými propoji tvořili podpůrnou strukturu mezi vrstvami 3D systému s dostatečnými rozměry umožňující použití i SMD součástek miniaturních rozměrů.

Systém realizovaný do 3D struktury se skládá z mnoha materiálů, které se od sebe liší svými tepelnými vlastnostmi. Do tepelných vlastností systému musíme započítat vlastnosti polovodičů, kovů, dielektrik a možných polymerních vrstev, fungujících jako pojiva dielektrických vrstev [2]. Ve vysoce integrovaných a zvláště pak ve 3D strukturách uvažujeme o šíření tepla především, jako o šíření vedením. Poté lze přenos tepla a teplotu v každém bodě systému popsat řešením rovnice [2]

$$\nabla(k \nabla T) = -Q, \quad (2.2)$$

kde k je tepelná vodivost a Q je vygenerované teplo. Za největší původce tepla v systému považujeme tranzistory. Dále pak generují teplo všechny součástky i vodivá spojení, produkující Joulovo teplo za čas t , které vypočteme jako

$$Q = UIt, \quad (2.3)$$

kde U je napětí na vodiči a I je protékající proud. Při tepelném návrhu pouzdra a zvláště pak s integrovanými 3D strukturami, jako je pouzdro SOP můžeme použít více či méně komplexní modely šíření tepla. Vysoce komplexní modely popisují chování systému velmi podrobně a jsou schopny obsáhnout všechny možné aspekty návrhu. V prvních krocích tepelného návrhu pouzdra je ale užitečnější použít méně komplexní

modely založené na analytických výrazech. Tyto modely sice vykazují nižší přesnost, dokáží však poskytnout hrubý náhled na tepelné chování systému.

Systém si z počátku budeme představovat jako krychli skládající z vrstev křemíku, hliníku, oxidu křemičitého a polyimidů. Součástky v každé vrstvě budeme považovat jako isotopické zdroje tepla a budeme je modelovat jako tenkou vrstvu na povrchu křemíku. Vzhledem k malé výšce systému budeme pro zjednodušení uvažovat pouze jeden směr šíření tepla. Toto nám umožní podstatně snížit dobu simulace. Abychom mohli použít úvahu o jednosměrném šíření tepla, je třeba zavést určitá omezení. Tato omezení spočívají v přiřazení vlastností hraničím systému chovat se adiabaticky. Obecně platí, že se tato vlastnost přiřazuje i vrchní straně systému. Z tohoto vyplývá, že k chladicí jednotce budeme přikládat spodní stranu systému, kterou budeme považovat za isothermický povrch.

Jako perspektivní cesta v odvodu tepla směrem ke spodní straně systému se jeví termální prokopy ve vrstvách systému [11].

Přírůstek teploty na N-té desce systému zohledňující teplo odváděcí vlastnosti propojů a růst teploty v důsledku Joulového tepla generovaného těmito propoji se dá pospat jako [2]

$$T_{siN} - T_{amb} = \sum_{i=1}^{N-1} \left[\sum_{r=1}^{N_i} \left(\sum_{s=1}^{N_i} j_{rms,ir}^2 \rho H_{ir} + \sum_{j=i+1}^n \Phi_j \right) \right] + \sum_{i=1}^n R_i \left(\sum_{k=i}^n \Phi_k \right) \quad (2.4)$$

kde první část popisuje přírůstek teploty z mezivrstevního dielektrika, zatímco druhá část popisuje přírůstek tepla způsobeného pouzdrem, pojícím materiálem a křemíkovým substrátem.

2.1 Hermetické a nehermetické pouzdro

Hermetické pouzdření je prováděno především za pomoci polymerů a poskytuje ekonomický způsob ochrany. Izoluje aktivní součásti od škodlivých vlivů prostředí a stejně tak poskytuje mechanickou ochranu spojením součástky a pouzdřících materiálů do jednoho robustního celku. Součástka je zapouzdřena pomocí procesu, kdy je použito formy a organického polymeru jako pouzdřícího materiálu. Zapouzdřování do organických sloučenin poskytuje levné řešení ochrany integrovaného obvodu, ale na druhou stranu není tato ochrana stálá. Nejčastěji záleží na volbě použitého materiálu a jeho propustných vlastnostech. Hermetické pouzdření je prováděno pomocí keramických anorganických materiálů a těsnění pomocí skelného materiálu. Pouzdření

do anorganických materiálů a jejich těsnění poskytuje permanentní ochranu, která je ale vykoupena vyšší cenou.

2.2 Tepelná integrita

Tepelná integrita u 3D systémů je závažný problém z důvodu silné závislosti spolehlivosti systému na jeho teplotě. Teplo, které je vytvářeno při spínání tranzistorů je za normální situace přenášeno skrze křemíkový substrát dále do pouzdra a následně odváděno chladičem či přímo do okolí. V technologii 3D využívající skládání jednotlivých čipů na sebe nastává problém s chlazením nižších vrstev čipů v systému. Jednotlivé vrstvy jsou od sebe většinou odděleny dielektrickou vrstvou, mající všeobecně nižší tepelnou vodivost než má samotný křemík. Proto nastává problém odvádět účinně teplo z vrstev, které jsou od chladiče či okolí odděleny více jak jednou další vrstvou. U takovýchto systémů může dojít k nežádoucímu cyklu generace tepla, který může způsobit průrazy struktury, další následnou generaci tepla až dojde k celkovému zničení systému. Navýšení teploty taktéž ovlivňuje celkovou délku života systému a určitých hradel. Taktéž nastává problém s migrací horkých elektronů.

Úkolem tepelného návrhu by mělo být zaměřit se na materiály uvnitř pouzdra a nacházet cesty k efektivní distribuci tepla do prostoru nebo k chladiči. Na tepelný návrh 3D systémů můžeme pohlížet ze dvou hledisek. První z nich je, použijeme-li v systému malý počet vrstev. V takovémto případě nebývá s distribucí tepla z jednotlivých vrstev takový problém. Systém je stále více horizontálně rozměrnější než ve vertikálním směru. Ve většině případů lze nižší vodivost dielektrických vrstev, spojující křemíkové čipy, zanedbat. V případech vysokovýkonových lze přistoupit k problému ze dvou směrů. Za prvé můžeme systém přeuspořádat tak, aby vrstvy s větším výkonem byly blíže k místům s lepším odvodem tepla. V klasických technologiích toto bývá vrstva nejvyšší v systému. Jako druhá možnost se jeví použití dielektrických materiálů s vyšší tepelnou vodivostí.

V systémech skládajících se z většího počtu vrstev se teplo šíří více izotropně. V tomto případě lze brát v úvahu výše zmíněné přístupy, ale nyní se nám nabízí možnost využít jiných míst k nejlepšímu odvodu tepla z prostoru pouzdra.

Existuje několik možností jak odvod tepla vylepšit. Do systému můžeme zavést tepelně vysokovodivé vrstvy, které se budou chovat jako samostatné chladiče, či teplo usměrňovat požadovaným směrem. Další metodou může být zavádění vertikálních prokovev tepelně vodivého materiálů, jako například měď. Těmito metodami se budeme dále zabývat v části věnující se simulaci systémů obsahující takovéto prokovy.

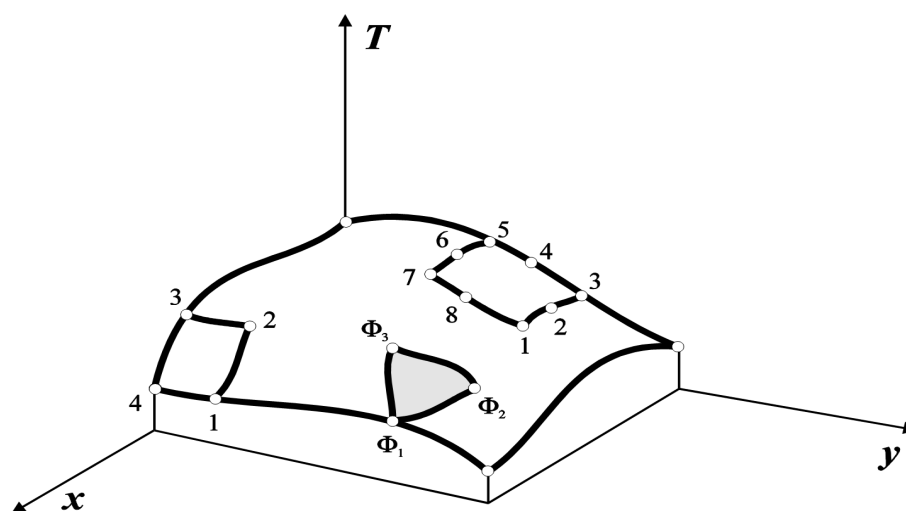
V poslední době se objevily i alternativní metody, jako například metoda od firmy IBM využívající mikrokanálkového vodního chlazení. Bylo dokázáno, že i když zvýšená teplota omezuje nejvyšší možnou pracovní frekvenci systému, celkový výkon systému je ve srovnání o mnoho vyšší než by tomu bylo ve dvourozměrném provedení. Při této metodě protéká kanálky o rozměrech okolo 50 μm proud vody mezi každou vrstvou systému [19].

3 Modelování a simulace v programu ANSYS

Počítačové simulace a software tyto simulace umožňující se vyskytují v mnoha vědeckých oblastech. Je tomu tak i v oblasti mikroelektroniky, v níž můžeme simulace využít například v oblasti zjišťování mechanického namáhání pájených spojů, stanovování proudové hustoty ve vodičích nebo sledování ohřevu součástek.

V této práci jsme využívali produktu ANSYS, který používá k výpočtu simulací metodu konečných prvků. Takto můžeme zkoumat tepelné vlastnosti materiálů a procesy v nich probíhající.

Metodou konečných prvků je rozuměn proces, kdy probíhá diskretizace spojitých ploch u simulovaného modelu. Výsledkem tohoto procesu je konečný počet prvků, které jsme dále schopni popsat matematickými rovnicemi. Fyzikální vlastnosti tělesa zde nahrazujeme funkcí prostorových souřadnic.



Obr. 12: Popis rozložení teploty na rovinné desce [20]

Na obr. 12 je funkce $T(x,y)$, která popisuje rozložení teploty na rovinné obdélníkové desce. V jednotlivých uzlech ji nahradíme funkcí Φ , která musí mít tolik členů, kolik má prvek uzlů. Pro prvek trojúhelníkového tvaru tak vznikne polynom třetího stupně

$$\phi = a_1 + a_2x + a_3y \quad (3.1)$$

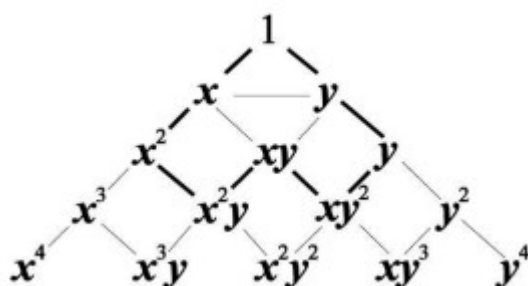
Koeficienty a_i získáme na základě řešení polynomu pro všechny tři uzly trojúhelníkového prvku. Řešíme poté soustavu rovnic [20]

$$\phi_1 = a_1 + a_2 x_1 + a_3 y_1 \quad (3.2)$$

$$\phi_2 = a_1 + a_2 x_2 + a_3 y_2 \quad (3.3)$$

$$\phi_3 = a_1 + a_2 x_3 + a_3 y_3 \quad (3.4)$$

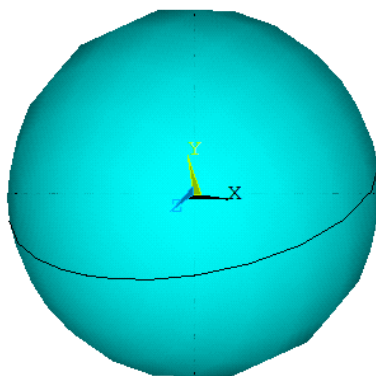
Polynomy pro prvky s více uzly získáme pomocí následujícího schématu viz obr. 13.



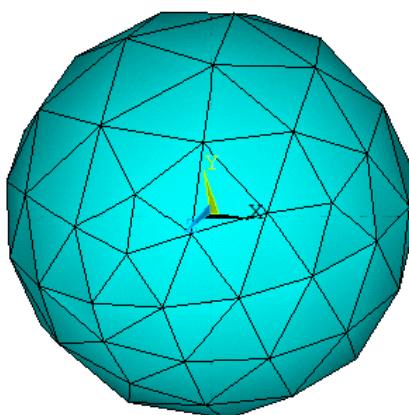
Obr. 13: *Pascalův trojúhelník*

Je zcela nezbytné programu zadat okrajové podmínky. Na základě těchto podmínek program sestavuje a řeší rovnice přiřazené modelu, který je nyní reprezenován konečným počtem prvků [21].

S vytvářením sítě konečného počtu prvků je také spjata doba potřebná k výpočtu. Ta je přímo úměrná jemnosti tvořené sítě. Vytváření sítě konečných prvků na modelu lze vidět na obrázku 14 a 15.



Obr. 14: *Model před vytvořením sítě konečných prvků*



Obr. 15: *Model po vytvoření sítě konečných prvků*

V této práci se zabýváme tepelným managementem. Je proto nutné popsat, jak tento problém popsat.

Systém dokáže tepelné jevy sledovat jak ve statickém režimu, tak pomocí časové simulace. Přenos tepla v systému může být trojího typu. Kondukce, konvekce a radiace. V námi zpracovaných modelech se uplatňují jevy kondukční. Ty jsou z největší části popsány veličinou tepelného toku Φ . Ten je definován jako podíl diferenciálu tepla dQ procházející plochou S za jednotku času dt .

$$\Phi = \frac{dQ}{dt}, \quad (3.5)$$

kde Φ je tepelný tok
 dQ je teplo prošlé za čas dt plochou.

Další veličinou je hustota tepelného toku. Tato jednotka se zavádí v případě výpočtu přenosu tepla jednotkovou plochou. Je definována jako podíl změny tepelného toku a elementární plochy dS , která musí být kolmá ke směru šíření tepla.

$$dq = \frac{d\Phi}{dS}, \quad (3.6)$$

kde q je hustota tepelného toku,
 dQ je teplo prošlé za čas dt plochou.

Další veličinou charakterizující sdílení tepla je součinitel tepelné vodivosti λ . Tato veličina je vyjádřena jako množství tepla, které projde za jednotku času krychlí o jednotkové hraně mezi dvěma protilehlými stěnami, mezi kterými je rozdíl teploty 1 K. Tento přenos je popsán Fourierovým zákonem [21]. Z jeho definice vyplývá, že plošná hustota tepelného toku je úměrná teplotnímu gradientu a součiniteli tepelné vodivosti a směřuje proti gradientu.

$$q = -\lambda \cdot \text{grad } T \quad (3.7)$$

Po úpravě Fourierova zákona dostáváme

$$\Phi = \lambda \cdot A \cdot \frac{\Delta T}{d}, \quad (3.8)$$

kde Φ je tepelný tok prošlý plochou
 λ je součinitel tepelné vodivosti
 A je plocha kolmá k tepelnému toku
 ΔT je rozdíl teplot
 d je vzdálenost míst rozdílné teploty

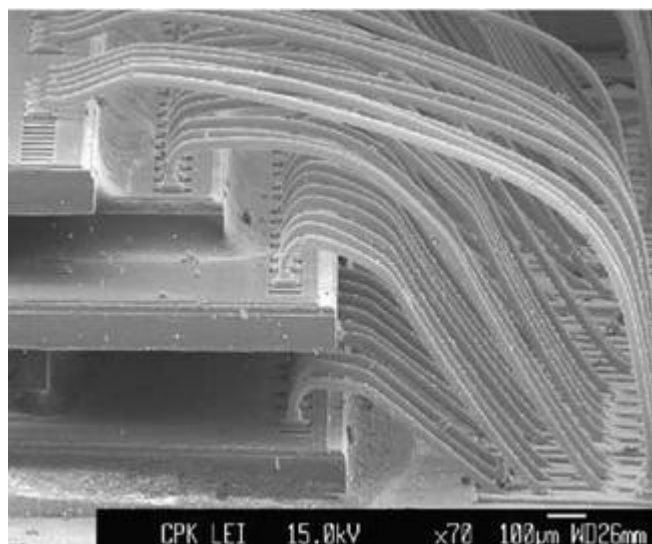
3.1 ANSYS Parametric Design Language

ANSYS Parametric Design Language neboli ve zkratce APDL je skriptovací jazyk, který lze využít k automatizaci běžných úkonů nebo konstrukce modelů zastoupených proměnnými. Jazykem APDL lze taktéž dosáhnout popisu procesů, jako je opakování příkazů, makra, podmínky a skalární, vektorové či maticové operace [22].

V naší práci jsme jazyk APDL hojně využívali k efektivnímu zálohování konstrukce modelů, jejichž popis v jazyku bylo možno následně využívat na více pracovních stanicích, kdy se jazyk zapisoval do jednoduchého textového souboru. Tímto jazykem jsme také přímo popisovali vlastnosti používaných materiálů v simulaci.

3.2 Teplotní management v programu ANSYS

V moderních elektronických systémech integrovaných do 3D struktur nastává velká překážka v podobě kontaktování čipů na nosný substrát pouzdra. Problémy nastávají hlavně v technologii SIP (viz obr. 13).



Obr. 16: *Příklad vrstvených čipů v technologii SIP [23]*

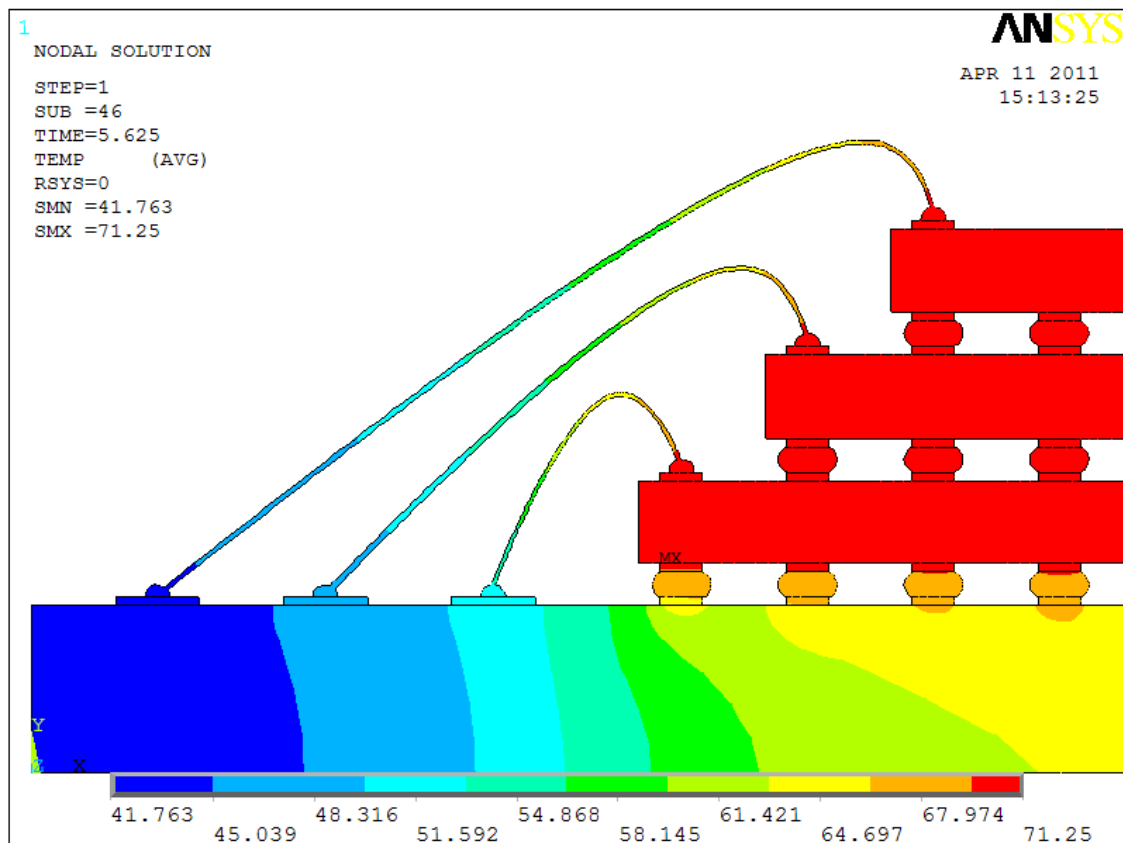
U drátků využívaných v termokompresní kontaktovací metodě dochází k jejich velké tepelné vodivosti. Toto teplo přenášené drátky může potom negativně ovlivňovat jejich vlastnosti. Na obrázku 14 můžeme vidět simulaci provedenou v programu ANSYS, kdy jsme vytvořili jednoduchý model čipů nakontaktovaných pomocí metody termokompresce k nosnému substrátu pouzdra. Jako zdroj tepla jsme použili vlastní křemíkové čipy. Ze simulace lze usoudit, že teplo se sice velkou měrou šíří vývody čipů ale nezanedbatelnou částí prostupuje i drátovými vývody. To vede v praxi k mnoha komplikacím.

Nejčastější místa defektů drátků bývají hlavně spoje ale také i ostré ohyby. V těchto ohybech dochází ke zvýšení proudové hustoty a zahřívání oblasti ohybu. Pokud drátkem proudí navíc nadbytečné teplo odváděné z čipu, může lehce docházet k defektům v daném místě.

Tyto dva jevy se navzájem ovlivňují a při zvýšení působení jednoho automaticky narůstá působení druhého. Vycházejme ze zjednodušené definice proudové hustoty. Ta je definována jako podíl proudu procházející plochou kolmou na jeho směr.

$$j = \frac{I}{S} , \quad (3.9)$$

kde I je hodnota procházejícího proudu a S je plocha, kterou proud prochází.



Obr. 17: *Simulace teplotního namáhání spojení čipů*

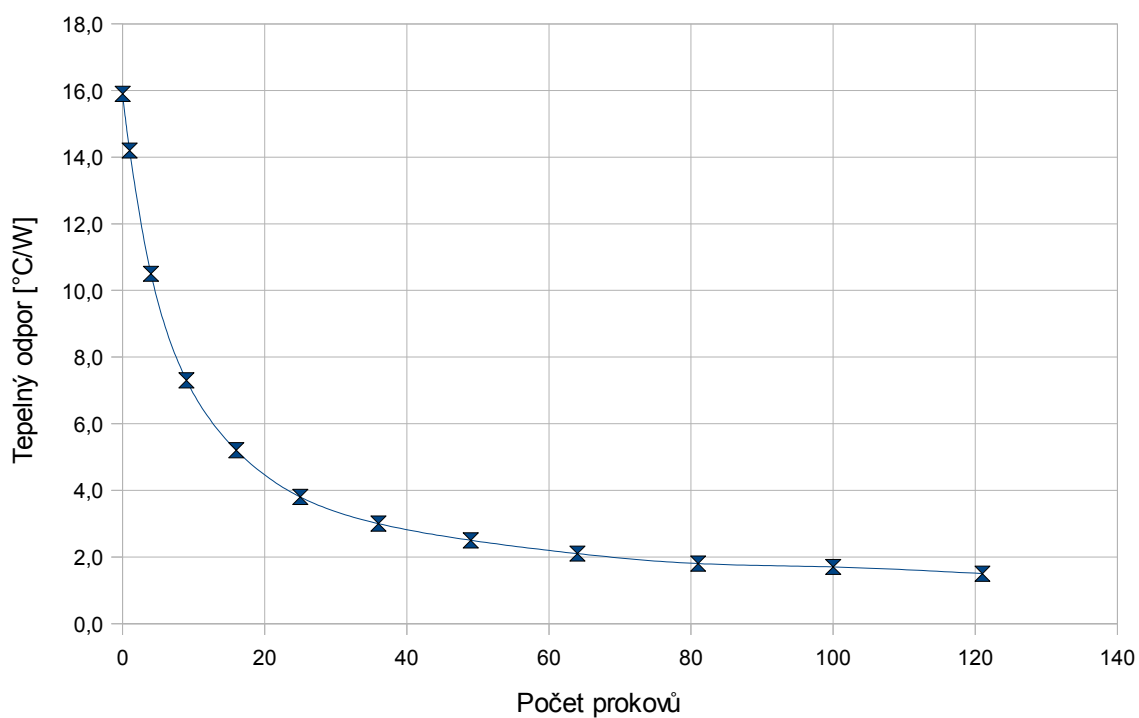
Ze vztahu je vidět, že proudová hustota je nepřímo úměrná ploše, kterou proud prochází. Proto je vliv změny geometrie vodiče velmi podstatný. Dojde tak k navýšení teploty a opětovnému nárůstu teploty až k případné mezi, kdy se vyskytne defekt.

Možná řešení, která lze aplikovat je usměrnění proudění tepla speciálními metodami. Jednou z možných metod je použití tepelných prokůvů.

Studie naznačuje, že účinnost odvodu tepla z objemu čipu je přímo úměrná vytvořené matici tepelných prokůvů. Na grafu 2 lze vidět závislost tepelného odporu na počtu použitých prokůvů. V této studii bylo použito modelu, který se skládal z mnoha vrstev křemíkových čipů, v jejichž struktuře byly vytvářeny matice tepelných prokůvů. Naměřené hodnoty jsou shrnuty v tabulce 1.

Tab. 1: Závislost tepelného odporu na počtu proků

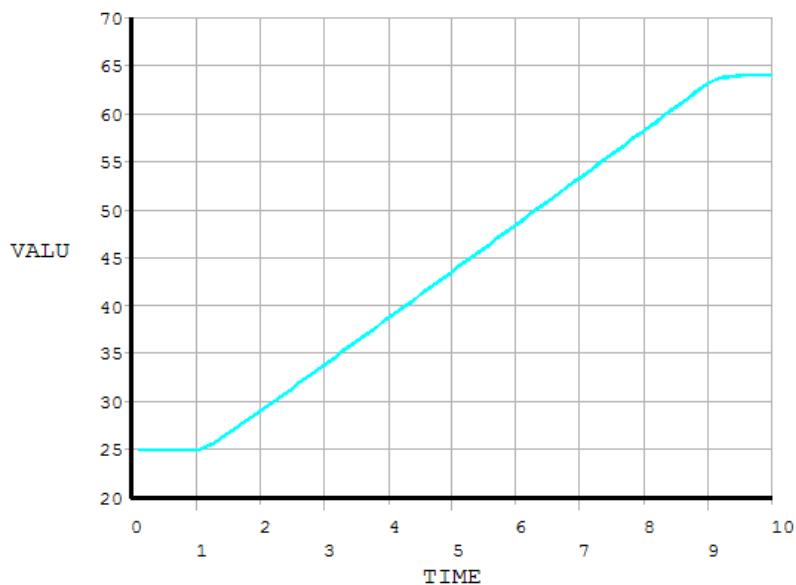
Matice	Počet proků	Tepelný odpor [°C/W]
0 x 0	0	15,9
1 x 1	1	14,2
2 x 2	4	10,5
3 x 3	9	7,3
4 x 4	16	5,2
5 x 5	25	3,8
6 x 6	36	3,0
7 x 7	49	2,5
8 x 8	64	2,1
9 x 9	81	1,8
10 x 10	100	1,7
11 x 11	121	1,5

Graf 2: Závislost tepelného odporu na počtu proků

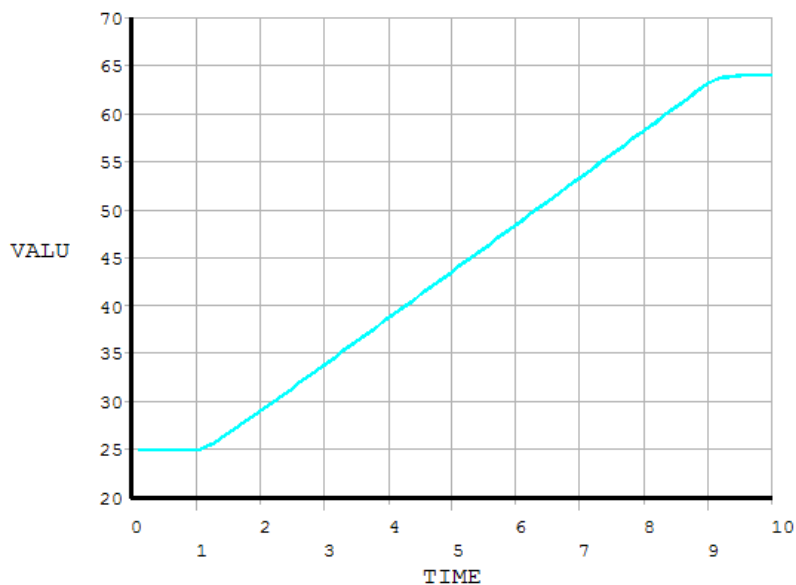
Metodu jsme se pokusili taktéž ověřit na struktuře o mnoho menší než byla použita ve výše uvedené studii. Dle provedených simulací jsme došli k závěru, že metoda tepelných proků najde své uplatnění až v konstrukcích s vrstvami o velkém počtu. Na modelu, který se skládal ze tří vrstev křemíkového čipu umístěného v pouzdře

jsme provedli srovnání průběhu závislosti teploty v místě pod pouzdrém. Nejdříve jsme použili model s maticí proků 5 x 5 a poté s maticí 9 x 9.

Graf 3: Závislost teploty na čase ve zvoleném bodě modelu při použití matice proků 5 x 5



Graf 4: Závislost teploty na čase ve zvoleném bodě modelu při použití matice proků 9 x 9



Z vynesných grafů lze usoudit, že závislosti nárůstu teploty v bodě pod pouzdrém jsou zcela identické a tudíž nedošlo k žádnému zlepšení tepelné vodivosti (viz grafy 3 a 4).

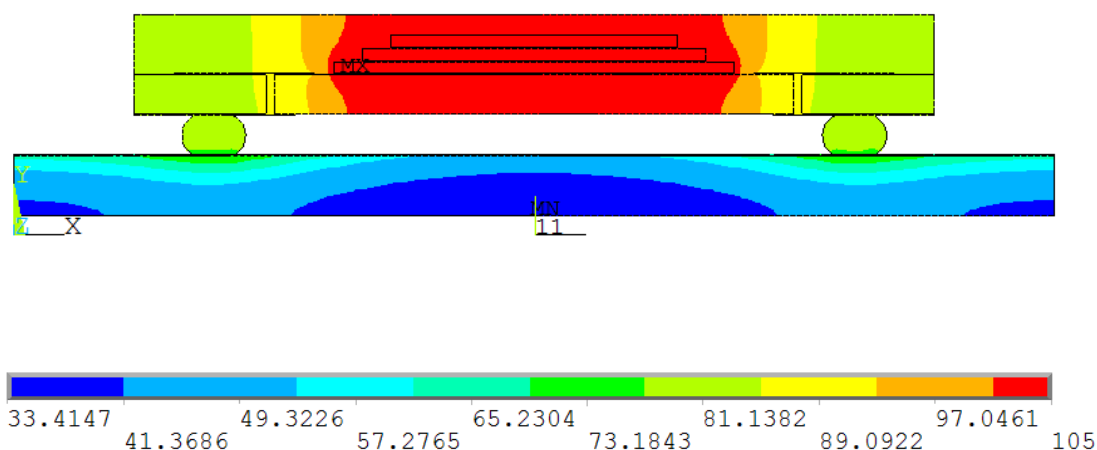
Další metodou jak efektivně odvádět teplo z oblasti čipu je přidání speciálního chladiče.

V dalších příkladech budeme používat model pouzdra, který je postaven na jednoduchém modelu s kulovými vývody s aktivní elektronikou v podobě křemíkových čipů, která je usazena na podkladu z korundové keramiky. Použité hodnoty pro materiály pouzdra shrnuje tabulka 2.

Tab. 2: Tabulka vlastností použitých materiálů

Materiál	Tepelná vodivost [W/m.K]	Měrná tepelná kapacita [J/g.K]	Hustota [g/cm ³]
Měď	401,00	0,39	8,94
FR4	0,49	1,26	1,90
Pájka SAC 305	58,70	0,23	7,40
Al ₂ O ₃	25,00	0,88	3,80
Zlato	318,00	0,13	19,30
Teplovodivý plast	5,00	1,30	1,47
Hliník	237,00	0,89	2,70

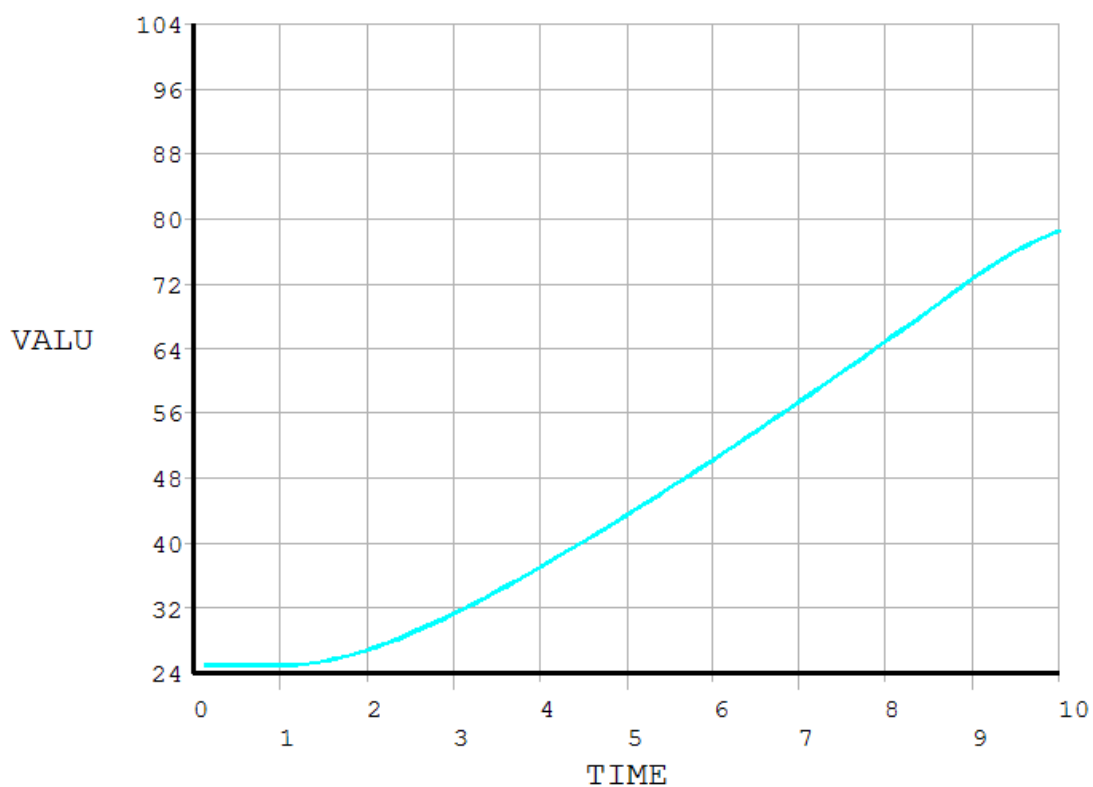
Obecně, jak provedená simulace naznačuje, je v pouzdru klasické konstrukce většina tepla přenášena pouzdřicím materiálem použitým k hermetizaci pouzdra (viz obr.18).



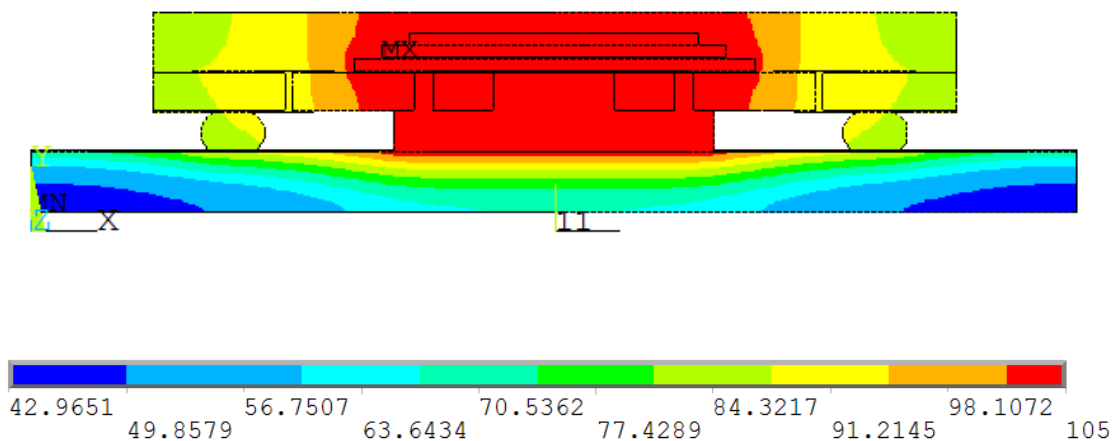
Obrázek 18: Šíření tepla pouzdrem

Lze též pozorovat, že problém může nastat také na rozhraní vývodů pouzdra v kontaktu se substrátem. Na grafu 5 lze pozorovat průběh teplotní závislosti v oblasti kontaktu na zvyšující se teplotě v průběhu času.

Graf 5: Závislost průběhu teploty v čase u modelu bez pomocného chladiče



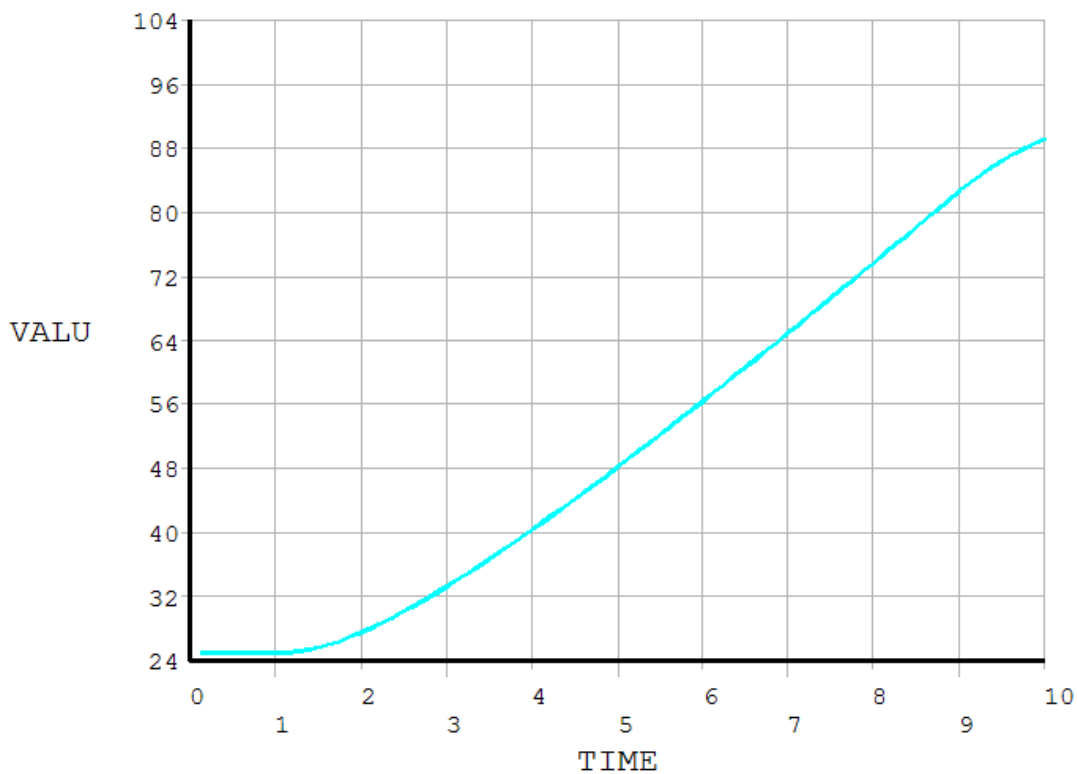
Umístěním tepelně vodivého materiálu i pod součástku dosáhneme odčerpávání tepla i směrem do desky plošného spoje, kde může být použito dalších metod odvodu tepla. Provedli jsme simulaci takovéto struktury a jak je patrné z obrázku 19 teplo je o mnoho rychleji odčerpáváno i směrem k desce plošného spoje. Ze simulace je taktéž patrné, že použitím takového chladiče zmenšíme teplotní namáhání spoje vývodu s deskou plošného spoje. Chladič lépe teplo rozprostírá.



Obrázek 19: Šíření tepla pouzdrem s přídavným spodním chladičem

S přídavným chladičem dosáhneme o mnoho rychlejšího odvodu tepla. Usnadníme též vodivým spojení mechanické namáhání vlivem velkých rozdílů teplot. V grafu 6 lze sledovat rychlejší nárůst teploty pod substrátem než tomu bylo u předešlého modelu.

Graf 6: Závislost průběhu teploty v čase u modelu s přídavným chladičem



V poslední době lze nalézt výrobce plastů, kteří se orientují na materiály s vylepšenými teplovodivými vlastnostmi. Mezi takové patří např. firma Cool Polymers. Materiály vyvíjené touto firmou jsou vysoce teplovodivé, mají vynikající izolační vlastnosti při zachování vynikajících dielektrických hodnot.

V budoucnu se bude průmysl zaměřovat na vývoj dalších materiálů s lepšími tepelnými a dielektrickými vlastnostmi, které budou skýtat nespočet uplatnění v pouzdření moderních elektronických systémů.

Závěr

Tato práce podrobně popsala problematiku elektrického a tepelného návrhu pouzdra a popsala jednotlivé části těchto dvou oblastí. Speciálně se zaměřila na úvahu o celkové minimalizaci systému při zachování jeho vysokého výkonu.

V práci byly uvedeny dílčí oblasti elektrického návrhu a uvážení jejich dopadu na výkon systému v pouzdře. V práci byly použity především zahraniční prameny, z kterých bylo čerpáno za účelem porovnávání jednotlivých přístupů k návrhu pouzdra a sestavení uceleného přehledu částí návrhu moderních pouzder vstupujících do třetího rozměru.

V oblasti tepelného návrhu práce popsala možné způsoby šíření tepla v trojrozměrném pouzdře a nastínila možné metody, jak s teplem v pouzdře pracovat. Opět bylo použito velkého počtu zahraničních pramenů pro průzkum současných i například dnes ještě neexistujících technologií v oblasti teplotního managementu.

V poslední části byly předloženy výsledky simulací prováděných v programu ANSYS. V oblasti některých moderních technologií používaných v teplotním managementu bylo poukázáno na skutečnost, že ne vždy použití moderních technologií vede ke zvýšení efektivity transportu tepla v rámci pouzdra.

Návrh pouzder a speciálně pouzder vstupujících do třetího rozměru je značně obsáhlá tematika zabývající se širokým spektrem činností. Neustálý výkonnostní posun v oblasti moderních elektronických systému ale naznačuje, že 3D pouzdra jsou neodmyslitelnou součástí veškeré elektroniky, která má být přenosná, výkonná, levná a poskytovat největší možnosti při zachování miniaturních rozměrů.

V budoucnu do oblasti 3D pouzder začnou pronikat stále dokonalejší technologie spojené především s přechodem z mikroškály do nanoškály jak v oblasti konstrukce samotných funkčních bloků, tak v oblasti materiálového inženýrství.

Literatura a další zdroje

- [1] TUMMALA, R. *Introduction to system-on-package (SOP) : Miniaturization Of The Entire System*. USA : McGraw-Hill Education, 2008. 785 s.
- [2] PAVLIDIS, V.; FRIEDMAN, E. *Three-dimensional integrated circuit design*. USA : Morgan Kaufmann, 2008. 310 s. ISBN 978-0-12-374343-5.
- [3] BAMAL, M.; LIST, S.; STUCCHI, M.; VERHULST, A.; VAN HOVE, M.; CARTUYVELS, R.; BEYER, G.; MAEX, K. *Performance comparison of interconnect technology and architecture options for deep submicron technology nodes*, 2006
- [4] DRÜE, Karl-Heinz. *UV-Laser Drilled μ -Vias in Dielectric Layers on LTCC as Part of a Build-up Technology for High Density Interconnection*. Ilmenau/Germany, 2009. 6 s. Ilmenau University of Technology.
- [5] MINZ, J.; LIM, S. K. *Block-Level 3-D Global Routing With an Application to 3-D Packaging : IEEE Transaction on Computer-aided Desing of Integrated Circuits and Systems*, 2006. Vol. 25, No. 10, s 2248-2257
- [6] CHENG, C.; LILLIS, J.; LIN, S.; CHANG, N. *Interconnect Analysis and Synthesis*. John Wiley New York, 2000
- [7] WEERASEKERA, R. *System Interconnection Desing Trade-offs in Three-Dimensional (3-D) Integrated Circuits*. Stockholm, 2008. 178 s. Dizertační práce. KTH School of Information and Communication Technologies.
- [8] BROWN, W. D. *Advanced Electronic Packaging : With Emphasis on Multichip Modules*. USA : Wiley, John & Sons, Incorporated, 1998. 784 s.
- [9] SZENDIUCH, I.; *Základy technologie mikroelektronických obvodů a systémů*. Brno: VUTUM, 2006. 377 s.

- [10] KUHN, P. K.; FURSE, C.; SMITH, P. *Locating Hidden Hazards in Electrical Wiring*. USA : LiveWire Test Labs, Inc., 2008 [cit. 2010-04-24]. Dostupné z WWW:<<http://livewiretest.com/locating-hidden-hazards-in-electrical-wiring.html>>.
- [11] TUMMALA, R. *Fundamentals of Microsystems Packaging*. USA : The McGraw-Hill Companies, Inc., 2001. 967 s.
- [12] “Ansoft Quick 3D“ [online]. Dostupné z WWW: <http://www.ansoft.com/products/si/q3d_extractor/>
- [13] PALMER, H. *Capacitance of a parallel-plate capacitor by the Schwartz-Christoffel transformation*. *Transaction on American Institute of Electrical Engineers*. 1937, 56, s.363-366.
- [14] SAKURAI, T.; TAMARU, K. *Simple formulas for two- and three-dimensional capacitances*, *IEEE Transactions on Electron Devices*, vol. 30, no. 2, pp. 183–185, Feb 1983.
- [15] YIOUBOK, L. *Antenna Circuit Design for RFID Application*. USA : Microchip Technologies Inc., 2003. 50 s.
- [16] MEZHIBA, A. V.; FRIEDMAN, E. G. *Power Distribution Networks in High Speed Integrated Circuits*. Kluwer Academic Publishers, 2003
- [17] POLSTEROVÁ, H. *Spolehlivost v elektrotechnice.*, FEKT VUT v Brně, 2009
- [18] BLACKWELL, G. R. *The electronic packaging handbook*. USA : CRC Press LLC, 2000. 640 s. ISBN 0849385911.
- [19] BRUNSCHWILER, T.; MICHEL, B.; ROTHUIZEN, H.; KLOTTER, U.; WUNDERLE, B.; OPPERMAN, H.; REICHL, H. *Forced convective interlayer cooling in vertically integrated packages,*”, 2008
- [20] HRUBÝ, J.; *Metoda konečných prvků* [online]. 2002 [cit. 2011-04-09], Dostupné z WWW: <http://www.345.vsb.cz/jirihruby/Vmt/MKP_panel1.pdf>

- [21] PSOTA, B.; *Modelování v programu ANSYS*, 2011. 12 s. VUT v Brně
- [22] APDL: Chapter 1 [online]. 2011 [cit. 2011-04-11]. What is APDL. Dostupné z WWW:
<http://mechanika2.fs.cvut.cz/old/pme/examples/ansys55/html/prog_55/g-apdl/AS1.htm>.
- [23] MCGRATH, J. *Sorting Stacked-die : The Challenges of Building SiPs. Electro IQ : The Portal for Electronics Manufacturing* [online]. 2011, 12, 8, [cit. 2011-04-09]. Dostupné na:<<http://www.electroiQ.com/index/display/packaging-article-display/185066/articles/advanced-packaging/volume-12/issue-8/features/the-back-end-process/sorting-stacked-diebrthe-challenges-of-building-sips.html>>.

Přílohy

Tab 3: Definice symbolů použitých v (2.4)

Symbol	Definice
T_{amb}	Teplota okolí
n	Počet desek
N_i	Počet metalických vrstev v i-té desce
i_r	r-tá propojovací vrstva v i-té desce
t_{ILD}	Tloušťka ILD
k_{ILD}	Tepelná vodivost ILD materiálu
s	Koeficient šíření tepla
j_{rms}	Střední efektivní hodnota proudové hustoty pro vodivá spojení
ρ	Resistivita vodičů
H	Tloušťka vodivých spojení
Φ	Hustota výkonu m-té desky, obsahující výkonnostní ztráty a Joulovo teplo vygenerované vodivými spojeními
R_l	Tepelný odpor pouzdra, chladiče a křemíkového substrátu (spodní deska)
$R_i(i > 1)$	Tepelný odpor spojovacího materiálu a křemíkového substrátu pro každou desku

Použité zkratky

APDL - ANSYS Parametric Design Language

DPS - Deska plošných spojů

LTCC - Low Temperature Co-fired Ceramic

MOS - Metal-oxide Semiconductor

SMD - Surface Mount Device

SiP - System in Package

SoC - System on Chip

SoP - System on Package

TDR - Time Domain Reflectometry